

DIE EUROPÄISCHE REFERENZ FAB

BLAUPAUSE FÜR VERTRAUENSWÜRDIGE UND SKALIERBARE HALBLEITERFERTIGUNG IN EUROPA

Exposé:

Die gläserne Referenz-Fab ist ein modularer 300-mm-Blueprint (130→65 nm, Packaging-First) mit offenen PDKs, auditierbaren Prozessen und Comply-to-Connect-Label. Sie skaliert als Netzwerk klonbarer Fabs, monetarisiert über Trusted-Premium und Advanced-Packaging-Leistungen und bleibt dabei freiwillig sowie EU-rechtskonform kooperativ. Tranchierte Finanzierung koppelt Auszahlungen an Meilensteine (Bau/Tool-IQ-OQ, PDK/MPW, Audit-Go-Live, 65-nm-Release); Governance-Optionen (PPP, SPV, Stiftung; privat mit Public-Service-Mandat) bleiben offen. Phase 0 validiert Standort, CAPEX/OPEX-Korridore, Nachfrageanker (LTAs/Take-or-Pay) und die RefFab-Academy. Empfehlung: EU-Task-Force in 6–12 Monaten zur Pilotierung; parallel Industrie-MoUs für MPW und Packaging-Pilot. *Alle Kennzahlen als Korridore; Validierung in Phase 0.*

Packaging-First. Trusted by Design.

Norbert Herfurth; Arnd Weber; Steffen Reith; Anna Herfurth; Rene Scholz;

Torsten Grawunder
ref-fab@hep-alliance.org

Inhalt

Executive Summary	1
Annahmen, Geltungsbereich & Nichtziele	6
Ausgangslage: Souveränität unter neuen Vorzeichen	9
Ziele des Konzepts	11
Technologische Roadmap: Vom Pilot zur Netzwerk-Fab	13
Phase 0 – Machbarkeitsstudien und Konsortialbildung (9–15 Monate)	13
Phase 1 – Aufbau der Referenz-Fab und parallele Prozessentwicklung (30–36 Monate)	14
Phase 2 – Inbetriebnahme der Referenz-Fab (9–12 Monate)	14
Phase 3 – Technologischer Shrink auf 65 nm / 55 nm (24–30 Monate)	15
Phase 4 – Vernetzung, Skalierung und Verstetigung (ab Jahr 7–11)	15
Personal und Ausbildungsstrategie	17
Workforce-Pyramide und FTE-Korridore (Basismodul ~5 k WSPM)	17
RefFab Academy (Ausbildungsökosystem)	18
Packaging-First-Tracks und Test	19
Mobilisierung, Attraction & Retention	19
KPI-Set und Lernkurven	20
Wirtschaftlicher Hebel und industriepolitischer Nutzen	21
Finanzierung und vorläufiger Zeitplan	23
Investitionskosten (CAPEX)	23
Betriebskosten (OPEX)	24
Validierung durch Vergleichsprojekte	26
Finanzierung und institutionelle Verankerung	26
Governance und Offenheits-Management	28
Eigentum, Betrieb, Mandat	28
Blueprint-Governance (Open-Source-Modell)	29
Zertifizierung, Label und Qualität	29
Transparenz vs. Sicherheit & Exportkontrolle	29
Kooperation ja – freiwillig und kartellrechtskonform	30
EU-Einbindung und Programm-Anschluss	30
Konfliktlösung und Eskalation	30
Kontinuität, Messbarkeit, Lernschleifen	30
Kommunikations- und Stakeholderstrategie (Querschnitt)	31

RefFab als öffentliche Infrastruktur: Mandat und staatliches Commitment	32
Risiken und Gegenmaßnahmen.....	33
Internationaler Kontext	35
Fazit und Ausblick	35

Gläserne Muster-Fab für Europa: Offene, skalierbare Halbleiterfertigung als Strategiekonzept

Executive Summary

Europa steht 2025 vor der existenziellen Aufgabe, seine technologische Souveränität in der Halbleiterproduktion zu stärken. Der European Chips Act von 2022 setzte sich zum Ziel, den europäischen Anteil an der weltweiten Chipfertigung bis 2030 von unter 10 % auf 20 % zu erhöhen – ein ambitioniertes Vorhaben, das Investitionen von insgesamt rund 43 Mrd. € mobilisieren sollte¹. Inzwischen fordern jedoch alle 27 EU-Staaten im Rahmen einer *Semicon Coalition* eine Weiterentwicklung zum „Chips Act 2.0“. Dieses zielt weniger auf reine Marktanteile ab, sondern auf das Schließen kritischer Lücken: Schlüsseltechnologien sollen gesichert, Genehmigungsprozesse beschleunigt und Kompetenzen entlang der gesamten Wertschöpfungskette in der Mikroelektronik vertieft werden². Parallel warnt die EU-Agentur für Cybersicherheit (ENISA) vor zunehmenden Cyberangriffen auf kritische Infrastrukturen – ein Weckruf, dass **vertrauenswürdige, auditierbare Hardware** zur Sicherheitsfrage geworden ist. Weltweit treiben andere Industrienationen den Halbleiterausbau voran: Japan investiert Milliarden in die Rapidus-Initiative (Ziel: 2-nm-Massenfertigung bis 2027)³, und die USA haben mit dem CHIPS and Science Act ein 52-Mrd.-\$-Programm gestartet, gefolgt von Großinvestitionen wie Texas Instruments' über 60 Mrd. \$-Vorhaben für neue Fabs in Texas und Utah^{4,5}. Auch China flutet die Branche seit Jahren mit Fördergeldern, um eigene Fabs hochzuziehen. Im europäischen Raum gibt es zwar vereinzelte Initiativen – etwa Irlands „Silicon Island“-Strategie (Nationale Halbleiteroffensive seit 2025)⁶, das von der ETH Zürich mitgetragene Schweizer „Chip FabLab“-Projekt⁷ oder Pläne um das CSIC/CNM in Spanien. Diese Einzelbemühungen sind

¹ https://commission.europa.eu/strategy-and-policy/priorities-2019-2024/europe-fit-digital-age/european-chips-act_en

² <https://digital-strategy.ec.europa.eu/en/news/semicon-coalition-calls-reinforced-chips-act>

³ <https://www.rapidus.inc/en/tech/te0006>

⁴ <https://bidenwhitehouse.archives.gov/briefing-room/statements-releases/2022/08/09/fact-sheet-chips-and-science-act-will-lower-costs-create-jobs-strengthen-supply-chains-and-counter-china>

⁵ <https://www.ti.com/about-ti/newsroom/news-releases/2025/texas-instruments-plans-to-invest-more-than--60-billion-to-manufacture-billions-of-foundational-semiconductors-in-the-us.html>

⁶ <https://enterprise.gov.ie/en/publications/silicon-island-a-national-semiconductor-strategy.html>

⁷ <https://ee.ethz.ch/news-and-events/d-itet-news-channel/2025/08/boosting-swiss-semiconductors-plans-for-chip-factory-gain-media-attention.html>

wichtig, können aber mangels kritischer Masse das Grundproblem nicht lösen. Europa muss seine Strategie bündeln und als Einheit handeln, um gegen geopolitische Risiken, Lieferengpässe und Technologierückstand gewappnet zu sein. Vor diesem Hintergrund präsentiert dieses Papier das Konzept einer **gläsernen Muster-Fab** als proaktive Antwort.

Die **gläserne Muster-Fab für Europa** ist ein vorgeschlagenes Referenz-Halbleiterwerk, das **offen, skalierbar und serienreif** gestaltet ist. Sie dient als Open-Source-Blaupause für den schnellen Aufbau weiterer Fabs in Europa. Kernprinzipien dieses Ansatzes sind:

- **Serienfähiges Fertigungsmodell statt Pilotlinie:** Anders als übliche Pilotlinien (die oft nur Demonstrationscharakter und im besten Fall Kapazitäten für Kleinserienfertigung haben) wird die Muster-Fab von Anfang an auf industrielle Stückzahlen und 24/7-Betrieb ausgelegt. Sie soll reale Produktionslasten stemmen und wirtschaftlich arbeiten, damit jedes nach diesem Vorbild kopierte Werk sofort produktionsreif ist und keine aufwendige Umstellung von Pilot- auf Serienbetrieb nötig wird.
- **Transparente Open-Source-Blaupause:** Alle wichtigen Prozesse, Anlagenparameter und Betriebsabläufe der Fab werden prinzipiell offen und für die Wiederverwendbarkeit dokumentiert und zugänglich gemacht. Diese Transparenz erlaubt es europäischen Industrieakteuren und Staaten, die Fab als Bauplan zu nutzen, um eigenständig neue Werke mit geringerem Entwicklungsrisiko aufzubauen. Zum anderen schafft eine solche offene Architektur Vertrauen in die gefertigten Chips: Sicherheitsrelevante Halbleiter können bis hinunter auf Prozessebene geprüft werden, was *vertrauenswürdige Elektronik „Made in Europe“* sicherstellt. Etwaige Hintertüren oder Manipulationen lassen sich in einem gläsernen Fertigungsprozess erheblich schwerer verbergen. **Open-PDK & Open-Source-EDA:** Auf Basis offener PDKs und reproduzierbarer, auditierbarer Toolflows (CI/CD) werden Referenz-IPs und Assembly-Design-Kits bereitgestellt; so sinken Eintrittshürden und Auditzeiten messbar. So strebt das Projekt das **Gütesiegel „Trusted EU Fab Network“** an – unabhängige Stellen sollen anhand der offenen Unterlagen und Inspektionen die **Vertrauenswürdigkeit** der Produktion **zertifizieren**.
- **Packaging-First & Chiplet-Readiness:** Leistungs-, Energie-, Zuverlässigkeits- und Sicherheitsziele werden heute im Back-End/SiP/SoP entschieden. Deshalb ist Advanced Packaging ab Tag 1 Kernbestandteil: RDL/Fan-Out, Interposer/2.5D und Co-Packaging von Leading-Edge-Compute-Dies mit 65-nm-Peripherie (PMIC, Mixed-Signal, Sensor-IF). Wir verankern Chiplet-Standards (z. B. UCle/BoW/OpenHBI), Design-for-Packaging und qualifizierte Test-Flows (KGD→SLT). So vergrößern wir den Abstand zur Leading Edge nicht, sondern überbrücken ihn systemisch. Hier muss es einen engen **Austausch mit EU-geförderten Pilotlinien** (z. B. APECS) geben.
- **Fokus auf 65-nm-CMOS als strategischer Technologieknoten:** Die Muster-Fab zielt auf den etablierten 65-nm-Knoten ab, da dieser für viele kritische Anwendungen zukunftsfähig und ausreichend performant ist. Sektoren wie Automobil, Industrie, Medizintechnik und Luft-/Raumfahrt können ihre Mikrocontroller, ASICs und Mixed-

Signal-Bausteine mit 65 nm Strukturbreite fertigen – robust, kosteneffizient und in hohen Stückzahlen. Prognosen zeigen, dass auch nach 2030 noch ein erheblicher Anteil der globalen Chipnachfrage auf Technologien ≥ 65 nm entfallen (v.a. analoge/leistungselektronische Chips), während <10 nm nur ~ 12 % ausmachen. Als Brückentechnologie wird anfänglich mit dem bewährten 130-nm-Knoten gestartet, für den sofort Equipment und offene Prozessdaten und PDKs in Europa vorhanden sind. Diese Brückentechnologie erlaubt einen schnellen Produktionsbeginn mit hoher Ausbeute, während parallel die 65-nm-Linie hochgefahren und zur Reife gebracht wird. Die Fab-Infrastruktur wird modular so konzipiert, dass ein späteres Upgrade auf 65 nm (oder kleiner) ohne Grundneuplanung möglich ist. Der Fokus bleibt jedoch zunächst auf 65 nm als „Sweet Spot“ zwischen Reife, Verfügbarkeit und Souveränitätsgewinn. **Wichtig:** Für ausgewählte Plattformen wird eine **Langzeitverfügbarkeit** (Zielkorridor ≥ 15 Jahre) mit Obsoleszenz-Pfade zugesichert; **Zertifizierungs- und Qualifikationspfade** (z. B. AEC-Q100/IEC 61508/DO-254) sind Teil des Angebots. Damit wird bewusst **kein Commodity-Volumenmodell** verfolgt, sondern ein **Trusted-Premium-Ansatz mit Service- und Qualitätsprämien**.

- **Datengetriebene Fertigung, Audit-Trails & Automatisierung:** Dichte Inline-Metrologie, SPC/ML-gestützte Regelung und durchgängige Rückkopplung von Front-/Back-End-Daten verkürzen Ramp-Ups und schaffen prüfbare Qualitäts- und Vertrauensmetriken, hierzu gehören auch robotikbasierte Automatisierungsprozesse. Dort, wo es sinnvoll ist, kommen selektive Single-Wafer-Schritte zum Einsatz; Ofen-/Batch-Prozesse bleiben wirtschaftlich.
- **Nutzung bestehender Ressourcen und Expertise:** Die Muster-Fab soll **räumlich eng an bestehende Forschungs- und Pilotlinien wie IHP, CEA-Leti oder imec** angebunden werden, um vorhandenes Prozess-Know-how unmittelbar in die industrielle Umsetzung zu überführen. Diese Nähe ermöglicht einen **signifikant beschleunigten Ramp-up**, da etablierte Teams, qualifizierte Anlagen und bewährte Prozessmodule direkt genutzt werden können. Gleichzeitig bleibt die Muster-Fab **institutionell eigenständig** – sie ist keine Erweiterung einer Forschungseinrichtung, sondern eine industrielle Referenz-Fab mit eigenem Mandat. Durch die gezielte Integration von Forschungs-Know-how in ein offenes Produktionsmodell kann Europa schneller handlungsfähig werden, ohne bei Null zu starten.
- **Governance & Public-Trust-Mandat (PPP):** Öffentliche Eigentümerschaft bzw. **Public-Trust-Mandat – institutionell unabhängig von F&E-Einrichtungen, bei räumlicher Nähe/Ko-Lage; Nicht-Diskriminierung, offene Audit-Schnittstellen** (Traceability bis Los-/Wafer-Ebene), **klare Zugangsregeln; Co-Invests** der Industrie in Equipment/Packaging. Das sichert Replizierbarkeit, Planbarkeit und überprüfbare Vertrauensmechanismen.

- **Talent, Ausbildung & Trusted Personnel (RefFab Academy):** Die Muster-Fab verankert Qualifizierung als Kernaufgabe. Die RefFab Academy liefert zentrale Curricula, EQF-fähige Micro-Credentials und einen Skills-Passport, der direkt mit RBAC/Comply-to-Connect im MES verknüpft ist. Packaging-First (SiP/UCle, RDL/Fan-Out, ATE/SLT) startet ab Tag 1; Ausbildung erfolgt in standardisierten Learning Cells und einer „Lernwerkstatt-in-a-Box“ (on-/off-the-job, Bootcamps, VR/AR, Digital-Twin). Duale/VET- und Hochschulpfade werden über MoUs an bestehende Programme angedockt; Rotationen (Fab/OSAT/F&E) verkürzen die Time-to-Competence. Aktives Recruiting (EU-Programme, Umschulungen, internationale Anwerbung) wird flankiert durch family-ready Angebote (schichtkompatible Kinderbetreuung, Sprachtracks, Mentoring; Just-Culture). GDPR-konforme, risikobasierte Background-Checks und ein Compliance-Gate (Antitrust/FDI/Dual-Use/IP/Privacy) sichern Veröffentlichungen und Artefakte. Offene PDKs/EDA & frei verfügbare ADKs sowie MPWs bleiben Lehrfundament. Zielkorridor pro Referenz-Fab in der Aufbauphase: 30–50 Ingenieur:innen und 70–120 Techniker:innen/Operator:innen p. a.; langfristig ca. 20 bzw. 60 p. a. (standortspezifisch in Phase 0 zu validieren).
- **Skalierbare Musterlösung & Netzwerkgedanke:** Übergeordnetes Ziel ist ein multiplikativer Effekt: Die Muster-Fab dient als Blaupause, die **eins-zu-eins kopiert** und in mehreren europäischen Regionen ausgerollt werden kann. Jede neue Fab nach diesem Modell erhöht sofort die regionale Fertigungskapazität und die Resilienz der Lieferkette. Durch Standardisierung der Architektur lassen sich sogar Fertigungslose und Personal zwischen Standorten austauschen. Fällt in einer Krisensituation eine Fab aus, können andere mit identischer Ausstattung temporär einspringen – was die Versorgungssicherheit erhöht. Ein solches **Netzwerk** identischer, vertrauenswürdiger Fabs würde Europas **Abhängigkeit** von außereuropäischen Zulieferern **reduzieren** und gleichzeitig als **Innovationsplattform dienen** (z. B. gemeinsame Weiterentwicklung neuer Prozessmodule, offene IP-Bibliotheken).
- **Spezialisierung für Nischenprodukte:** Mehrere Fabs mit identischer CMOS-Basis können sich durch prozessmodulare Add-ons (z. B. HF-, Leistungs-, Sensor-Module, Photonik) zielgerichtet differenzieren – ohne die Basistechnologie zu verändern. So verbinden wir Skaleneffekte mit technologischer Differenzierung in margenstarken Nischen. Damit entsteht ein flexibles Fertigungsökosystem, das Innovation und Spezialisierung im Nischenmarkt gleichermaßen fördert.
- **Nachfrage-Anker:** Öffentliche Beschaffung (KRITIS/Verwaltung/Sicherheit) sichert Grundlast; Industrie-Co-Invests heben Packaging-/Test-Kapazitäten. Abgrenzung: Keine EUV/Leading-Edge-Foundry, kein Commodity-Volumenmodell – Fokus auf Trusted-Premium, SiP/Chiplets und lange Produktlebenszyklen.
- **Finanzierung & Wirtschaftlichkeit (Kurzüberblick):** PPP-Struktur mit **öffentlicher Grundlast** und **Industrie-Co-Invests**; **Förderanteil** an CAPEX (Standort/EU-Programme); **stufenweises Funding nach Meilensteinen** (MPW-Start, 65-nm-Ramp,

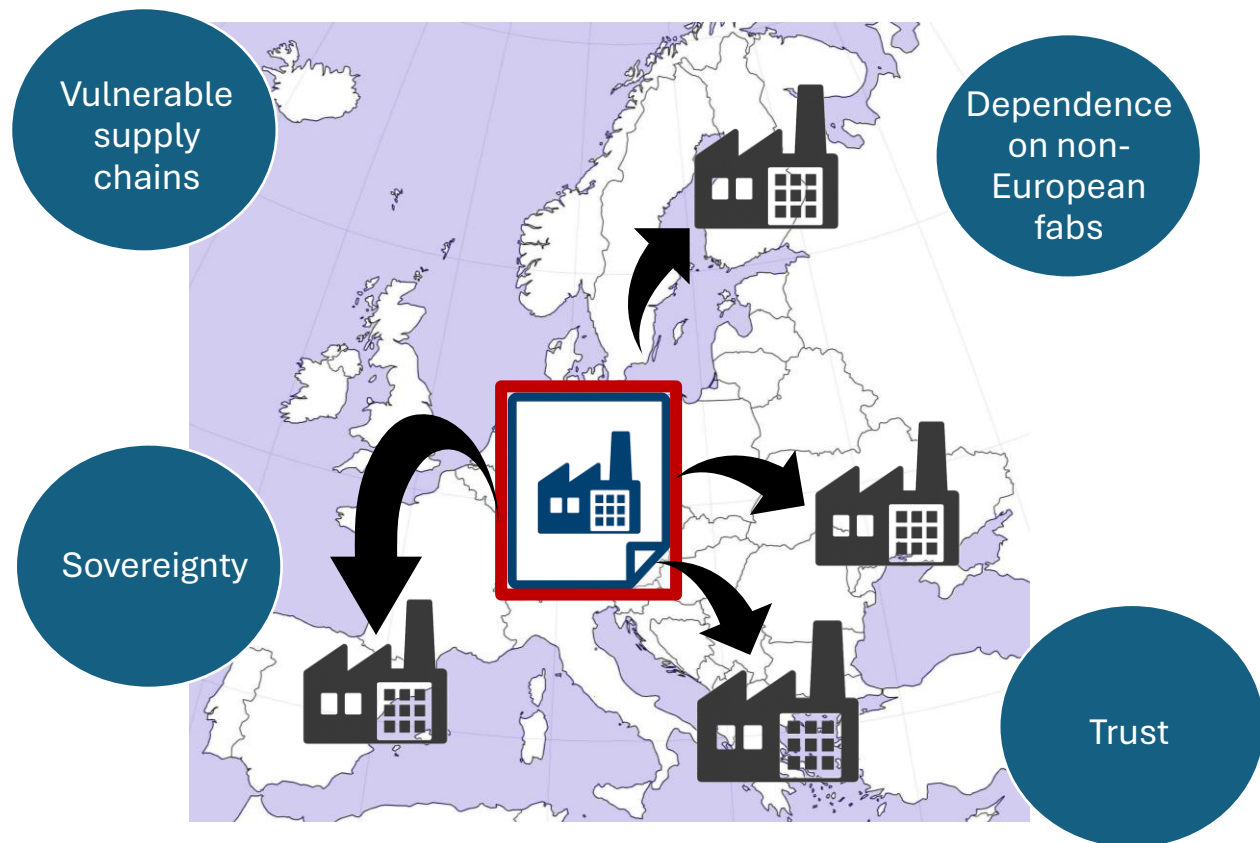
Packaging-Pilot); **Einnahmemix:** Foundry, Packaging/Test, Services (MPW, Zertifizierung, Obsoleszenz-Management).

- **Leitplanken (ohne starre Versprechen):** MPW ≥ 4 /Jahr (130 nm) & ≥ 2 /Jahr (65 nm), SiP-MPW ab Jahr 2; Packaging-Ziele: RDL-Pitch $10 \rightarrow \leq 5 \mu\text{m}$, Microbump $\leq 55 \mu\text{m}$; Langzeit-Supply ≥ 15 J.; Trust-KPIs: veröffentlichte Yield-/DPPM- & Traceability-Kennzahlen.

Perspektive 2040+: Die Relevanz von ≥ 65 -nm-Klassen bleibt aufgrund von Analog/Mixed-Signal-Anteilen, Leistungselektronik, eNVM-MCUs, HF/RF-Frontends, Rad-Hard-/Space-Elektronik und Sicherheitsanforderungen weit über die 2030er hinaus bestehen. Long-Lifecycle-Industrien (Automotive/Automation/MedTech/Aerospace) und Chiplet-Architekturen stabilisieren die Nachfrage zusätzlich: 65 nm übernimmt Peripherie, Sensorik, PMIC, Safety-MCU, während Leading-Edge-Compute via Co-Pack integriert wird. Das Netzwerk kann – wo sinnvoll – modular shrinken oder seinen SiP/OSAT-Footprint ausbauen, ohne das Geschäftsmodell zu verändern.

Diese Executive Summary richtet sich an politische Entscheidungsträger auf EU- und nationaler Ebene sowie an mögliche Fördergeber in Verwaltung und Industrie. Sie umreißt die Vision einer gläsernen Muster-Fab und deren Vorteile in kompakter Form. Die Empfehlung lautet, dieses strategische Konzept mit politischem Rückhalt und initialer Förderung zügig voranzutreiben. Angesichts der Reformbestrebungen im Chips Act, der verschärften Bedrohungslage und der weltweiten Investitionsdynamik ist **jetzt der richtige Zeitpunkt**, um die Grundlagen für eine offene und souveräne Halbleiterfertigung in Europa zu legen.

Hinweis (Disclaimer): Dieses Papier stellt ein Konzept vor und skizziert erste Vorschläge für Umsetzung und Finanzierung. Eine belastbare Realisierung erfordert jedoch eine vertiefte Analyse und einen detaillierten Ausführungsplan. Deren Erarbeitung ist integraler Bestandteil des Konzepts und Gegenstand der **Phase 0**.



Annahmen, Geltungsbereich & Nichtziele

- **Blaupause, keine Standort-/Finanzierungsentscheidung:** Dieses Papier beschreibt eine replizierbare Reference-Fab-Blaupause (Fähigkeiten, Governance, Ausbildung) — keine Standortwahl und kein Investitionsbeschluss.
- **Kernfokus:** Packaging-First (SiP/RDL/Fan-Out), Test/ATE/SLT, Open-PDK/EDA-Integration, Auditierbarkeit und Workforce-/Ausbildungspipelines.
- **Technologiepfad:** 130 → 65 nm als Evergreen-Knoten für AMS/MCU/PMIC/RF/IoT; konkrete Volumina/Produktmixe sind partnerspezifisch.
- **Komplementärer Ansatz:** Komplementär zu Leading-Edge-Fabs; Ziel sind Resilienz, Qualifikation und KMU-Zugang — nicht Volumenwettbewerb.
- **Phasenbasierte Umsetzung:** Phase 0 → Go/No-Go, mit messbaren Meilensteinen.
- **Indikative Angaben:** Quantitative Korridore sind szenariobasiert; alle Zahlen sind indikativ

About the Authors:

Norbert Herfurth earned his PhD (TU Berlin, 2020) in semiconductor failure analysis. 2013–2019 he worked in TU Berlin’s Semiconductor Devices group. Since 2020 at IHP—initially as cross-department postdoc/project coordinator, now research group lead. He initiated and still shapes IHP’s open-source activities (especially open source hardware and chiplet integration), including Europe’s first open-source PDK.

Current employment is for identification only; views are personal.

Contact: ref-fab@hep-alliance.org

Arnd Weber is an economist and sociologist. Until retirement he was researcher at KIT, advising the EU Commission, EU Parliament and German government. His PhD traced the rise of public-key cryptography; he co-designed untraceable, loss-tolerant e-money, analysed the Dresden semiconductor cluster, and in 2003 predicted issues in European mobile data services. He founded “Quattro S” and helped initiate the HEP project on an open hardware security module. Currently he is subcontractor to IHP for the SIGN-HEP project (information is for identification only; views are personal). Contact: arnd.weber@alumni.kit.edu

Steffen Reith is Professor of Theoretical Computer Science at RheinMain University of Applied Sciences in Wiesbaden. During his work at Elektrobit Automotive, he developed products with cryptographic functions for use in current automobiles.

Contact: Steffen.Reith@hs-rm.de

Anna Herfurth is Head of Human Resources at IHP. She brings over six years of leadership experience in strategic HR, organizational development, and digital transformation. At IHP, she drives talent development, employer branding, and workforce structures for a high-tech research environment. In the Reference Fab initiative, she contributes expertise in HR strategy, skills pipelines, and dual education models for the semiconductor industry.

Current employment is for identification only; views are personal.

René Scholz earned a PhD in physics (MLU Halle-Wittenberg, 1999) after research on point-defect diffusion in Si and GaAs at the Max Planck Institute of Microstructure Physics. He joined IHP in 2001 for RF characterization and modeling, later leading the MPW Service and PDK development. He also holds an MBA (European University Viadrina, 2008). Recently, he contributes to IHP’s open-source BiCMOS PDK.

Current employment is for identification only; views are personal.

www.linkedin.com/in/rene-scholz-86b4473

Torsten Grawunder is a hardware/security engineer. He studied physics of electronic components at TU Chemnitz, specializing in ASIC design for communication technology. Since 2021 he has worked at Swissbit Germany AG in system design/embedded solutions (APATS), creating and analyzing pre-development system concepts for future NAND-flash products and coordinating Swissbit’s funding processes. Previously, for 20+ years, he developed encryption hardware for ISDN, ATM and Ethernet at Biodata, secunet and Rohde & Schwarz SIT.

Contact: torsten.grawunder@swissbit.com

Liste der Abkürzungen (Executive Summary)

Abkürzung Bedeutung

ADK	Assembly Design Kit
AMS	Analogue and Mixed-Signal
ATE	Automated Test Equipment
CAPEX	Capital Expenditure
CD/CI	Continuous Deployment / Continuous Integration
ENISA	European Union Agency for Cybersecurity
EQF	European Qualifications Framework
FDI	Foreign Direct Investment
IP	Intellectual Property
IQ/OQ	Installation Qualification / Operational Qualification
KRITIS	Critical Infrastructure (German: <i>Kritische Infrastrukturen</i>)
LTAs	Long-Term Agreements
MES	Manufacturing Execution System
ML	Machine Learning
MoU	Memorandum of Understanding
MPW	Multi-Project Wafer
OPEX	Operational Expenditure
OSAT	Outsourced Semiconductor Assembly and Test
PDK	Process Design Kit
PMIC	Power Management Integrated Circuit
PPP	Public–Private Partnership
RBAC	Role-Based Access Control
RDL	Redistribution Layer
SiP	System-in-Package
SLT	System-Level Test
SoC	System-on-Chip
SoP	System-on-Package
SPC	Statistical Process Control
SPV	Special Purpose Vehicle
TRF	Transparent Reference Fab
UCIe	Universal Chiplet Interconnect Express
VET	Vocational Education and Training
WSPM	Wafer Starts per Month

Ausgangslage: Souveränität unter neuen Vorzeichen

In den letzten Jahrzehnten hat Europa in der Halbleiterfertigung erheblich an Boden verloren. Derzeit entfallen weniger als 10 % der weltweiten Chipproduktion auf europäische Fabs⁸. Hochwertige Mikroelektronik stammt überwiegend aus Asien oder den USA – insbesondere bei Spitzentechnologien ist Europa nahezu vollständig importabhängig. Über **80 %** der fortschrittlichen Chips, die in Bereichen wie KI, Telekommunikation, Medizintechnik oder Verteidigung eingesetzt werden, müssen aus den USA oder Ostasien eingeführt werden⁹. Diese Konzentration ist nicht nur ein wirtschaftliches Problem, sondern auch ein strategisches Risiko: Lieferunterbrechungen (etwa infolge geopolitischer Spannungen um Taiwan) könnten essenzielle Industrien lahmlegen. Die COVID-19-Pandemie und nachfolgende Chipkrisen haben die Verwundbarkeit globaler Lieferketten schmerzhaft offengelegt.

Vor diesem Hintergrund hat die EU 2022 den **European Chips Act** beschlossen, um gegenzusteuern. Offizielles Ziel war es, den europäischen Weltmarktanteil bis 2030 auf 20 % zu verdoppeln – mit staatlichen Anreizen und regulatorischen Erleichterungen sollen Investitionen von über 40 Mrd. € angeschoben werden. In der Praxis wurde zwar eine Investitionswelle ausgelöst, doch Zweifel am Erreichen des 20 %-Ziels mehren sich. Der Europäische Rechnungshof (ECA) etwa hält das Ziel für **überschießend und unrealistisch** – er prognostiziert, dass Europa ohne Kurskorrektur selbst 2030 lediglich rund 12 % der globalen Wertschöpfung in der Chipindustrie stellen wird. Entsprechend drängen mittlerweile alle EU-Staaten sowie Industrieverbände auf einen „**Chips Act 2.0**“: Die Überarbeitung soll klare Prioritäten setzen, wo und warum Europa künftig führen muss, anstatt nur einen pauschalen Marktanteil anzustreben.

Gleichzeitig verschärft sich die **Bedrohungslage**: ENISA und andere warnen, dass Angriffe auf digitale Infrastruktur zunehmend auch Hardwareschwachstellen und Lieferketten ins Visier nehmen. Ohne vertrauenswürdige einheimische Fertigung könnte Europa zum verwundbaren „single point of failure“ im globalen Technologiegefüge werden. Hardware-Sicherheit „by design“ – etwa durch transparente, auditierbare Produktionsprozesse – avanciert zum Gebot der Stunde.

International ist ein intensiver **Wettlauf um Halbleiterkapazitäten** entbrannt. Die USA haben neben ihrem \$52 Mrd. Förderprogramm bereits konkrete Großprojekte gesehen: So investiert Texas Instruments über \$60 Mrd. in sieben neue Fabs in Texas und Utah, Intel, TSMC und Samsung errichten „Megafabs“ in Arizona, Texas und im Rust Belt der USA. China subventioniert seit Jahren zweistellige Milliardenbeträge für neue Werke. Japan hat mit **Rapidus** ein Konsortium (u. a. Toyota, Sony, SoftBank) gegründet, um mit staatlicher

⁸ https://www.eca.europa.eu/ECAPublications/SR-2025-12/SR-2025-12_EN.pdf

⁹ <https://www.reuters.com/technology/tsmc-begins-producing-4-nanometer-chips-arizona-raimondo-says-2025-01-10/>

Unterstützung (geplante 5 Billionen ¥, ca. 33 Mrd. € Bedarf) ab 2027 2-nm-Chips in Serie zu produzieren.

Auch Europa hat jüngst mehrere **Leuchtturmprojekte** angekündigt: Beispielsweise investieren STMicroelectronics und GlobalFoundries gemeinsam in eine neue 300-mm-FD-SOI-Fabrik in **Crolles (Frankreich)** – vorgesehen sind ~7,5 Mrd. € Kosten, davon ~2,9 Mrd. € staatlich gefördert¹⁰. Allerdings wurde dieses Vorhaben Mitte 2025 aufgrund konjunktureller Gegenwinde auf Eis gelegt¹¹. In **Deutschland** entsteht mit TSMC als Technologieführer die European Semiconductor Manufacturing Company (ESMC) in **Dresden**. Über 10 Mrd. € sollen investiert werden; die EU hat im August 2024 eine Förderung von 5 Mrd. € genehmigt¹². Diese erste europäische TSMC-Fab (geplant für 28/22-nm-Automotive-Technologie) soll spätestens **2027** in Produktion gehen¹³ und bis 2029 ihre volle Kapazität erreichen¹⁴. Das Projekt wird als Meilenstein gefeiert, doch sein Umfang unterstreicht zugleich die Herausforderung: Es bindet enorme Mittel und adressiert primär das 22-nm-Segment; für wirklich sicherheitskritische Knoten >65 nm bringt es kaum direkten Nutzen. Unterdessen hat Intel sein ursprünglich noch größeres Vorhaben in **Magdeburg** (~€30 Mrd. für 4/3-nm-Fabs) nach langem Ringen um Fördermittel im Juli 2025 komplett abgesagt¹⁵.

Zusammenfassend zeigt die Ausgangslage: Es besteht ein akuter Bedarf an neuen, ergänzenden Strategien jenseits der bisherigen Spitzenknoten-Fokussierung. Europa benötigt **zusätzliche Fertigungskapazitäten** in relevanten Technologiebereichen abseits des Leading Edge – und diese Kapazitäten müssen **vertrauenswürdig, resilient** und **schnell multiplizierbar** sein. Genau hier setzt das Konzept der gläsernen Muster-Fab an, das im Folgenden ausgeführt wird. Es versteht sich als Antwort auf die Souveränitätsdefizite, Sicherheitsrisiken und Marktlücken im „Legacy“-Segment, ohne dabei die Anbindung an modernste Entwicklungen (Stichwort Chipllets/Packaging) aus den Augen zu verlieren. Statt isolierter Insellösungen bietet es einen europäisch abgestimmten Referenzansatz.

Ein prägnantes Beispiel verdeutlicht den Mehrwert eines gemeinsamen Vorgehens: Übertragen auf die EU wäre es effizienter, ein skalierbares Referenzmodell zu entwickeln, das dann an verschiedenen Standorten repliziert wird, anstatt dass jedes Land isoliert eine kleine Halbleiterlinie aufbaut. Nationale Alleingänge bringen zwar kurzfristig einen Kompetenzzuwachs vor Ort, bergen aber die Gefahr von Doppelarbeit und der Zerfaserung

¹⁰ <https://gf.com/gf-press-release/globalfoundries-and-stmicroelectronics-finalize-agreement-for-new-300mm-semiconductor-manufacturing-facility-in-france/>

¹¹ <https://bits-chips.com/article/st-gf-fdsoi-fab-paused-among-market-headwinds/>

¹² https://ec.europa.eu/commission/presscorner/detail/en/ip_24_4287

¹³ <https://pr.tsmc.com/english/news/3049>

¹⁴ https://ec.europa.eu/commission/presscorner/detail/en/ip_24_4287

¹⁵ <https://www.heise.de/en/news/Intel-gives-up-Magdeburg-fab-and-announces-end-of-foundry-10499170.html>

der Ressourcen. Ein EU-weites Referenzmodell – die gläserne Muster-Fab – könnte dem entgegenwirken, indem Best Practices zentral erarbeitet und anschließend lokal ausgerollt werden. Bereits geplante Initiativen (etwa in Irland, Spanien oder der Schweiz) ließen sich harmonisieren, wenn sie auf den offenen Unterlagen der Muster-Fab aufbauen und Teil eines europäischen Netzwerks würden. Statt in separaten Silos zu agieren, könnten diese Pilotprojekte so als erste Knoten im europäischen Verbund fungieren und von gemeinsamen Entwicklungen profitieren. Eine europaweite Abstimmung würde auch die politische Schlagkraft erhöhen – anstelle vieler kleiner Stimmen entstünde ein konzertiertes Vorgehen bei Fördermitteln und Industriepartnerschaften. Die nationalen Initiativen zeigen den großen Willen in Europa, wieder eigene Fertigungskapazitäten aufzubauen. Um jedoch das volle Potenzial auszuschöpfen, sollten diese Anstrengungen **koordiniert und skalierbar** gestaltet werden. Das gläserne Muster-Fab-Konzept liefert hierfür einen Vorschlag: Es kann als Referenzrahmen dienen, um nationale Projekte zu vernetzen und als Teile eines größeren Ganzen zu betrachten. Auf diese Weise entsteht ein skalierbares, EU-weites Modell statt vieler isolierter Pilotfabriken – was langfristig effizienter und resilienter ist. Wie ein Vertreter der ETH Zürich treffend formulierte, „*ist es kosteneffizienter, Infrastruktur zu konsolidieren, als zahlreiche replizierte Versionen im Land zu betreiben*“¹⁶. Dieses Prinzip lässt sich auf ganz Europa übertragen, um aus Fragmentierung einen Schulterschluss zu machen.

Fazit der Ausgangslage: Der Bedarf an einer neuen, ergänzenden Strategie ist evident. Europa benötigt **zusätzliche** Halbleiterfertigungen in wichtigen Technologiebereichen jenseits der allerfeinsten Strukturen – und diese müssen **vertrauenswürdig, resilient** und **schnell multiplizierbar** sein. Genau hier setzt das Konzept der gläsernen Muster-Fab an: als Antwort auf die skizzierten Souveränitätslücken, Sicherheitsrisiken und Marktschwächen im Bereich der etablierten Technologien, aber auch als **Innovationstreiber** für neue Formen der Kooperation und Offenheit in der Mikroelektronik.

Ziele des Konzepts

Die Vision der gläsernen Muster-Fab zielt auf zwei übergeordnete Oberziele ab:

- (1) die schnelle Vermehrung europäischer Halbleiter-Fabs und
- (2) die Gewährleistung vertrauenswürdiger Produktion für sicherheitskritische Anwendungen.

Um diese Leitziele zu erreichen, verfolgt das Konzept mehrere miteinander verknüpfte Unterziele:

- **Technologische Souveränität stärken:**

Europa soll in die Lage versetzt werden, eigenständig wichtige Chips herzustellen – insbesondere solche, die in kritischen Infrastrukturen, im Militär oder in strategischen

¹⁶ <https://ee.ethz.ch/news-and-events/d-itet-news-channel/2025/08/boosting-swiss-semiconductors-plans-for-chip-factory-gain-media-attention.html>

Industrien benötigt werden. Diese Unabhängigkeit von außereuropäischen Zulieferern erhöht die Resilienz gegenüber geopolitischen Spannungen, Exportbeschränkungen oder bewussten Lieferstopps.

Ein wesentlicher Hebel ist dabei der schnelle Aufbau zusätzlicher Fertigungskapazitäten im Bereich etablierter Technologieknoten (≥ 65 nm). Chips in diesem Segment – etwa Mikrocontroller, Mixed-Signal-ASICs oder Sensor-SoCs – sind zentral für viele industrielle Anwendungen und in Europa zuletzt häufig Engpassfaktor gewesen.

- **Multiplikator für neue Fabriken:**

Die Muster-Fab dient als Referenzmodell, das Investoren und Industrie als erprobter Blueprint für weitere Werke nutzen können. Durch die offene Vorlage sinken Eintrittsbarrieren für Konsortien oder Unternehmen, die ein eigenes Werk erwägen. Jeder Euro öffentlicher Anschubfinanzierung in die Referenz-Fab kann ein Vielfaches an privatwirtschaftlicher Folgeinvestition mobilisieren (Multiplikatoreffekt). Langfristig entsteht so ein Netzwerk gleichartiger Fabs mit kompatibler Architektur und Prozessbasis – die gemeinsame Standards teilen und voneinander lernen.

- **Vertrauenswürdigkeit der Elektronik erhöhen:**

Ein zentrales Ziel ist der Aufbau einer vertrauenswürdigen Lieferkette für Elektronik „made in EU“. Von der Fertigungsanlage über das Prozess-Know-how bis zum fertigen Chip soll eine lückenlose Auditierbarkeit gegeben sein. Ziel ist ein Gütesiegel „Trusted EU Fab Network“, das unabhängige Stellen auf Basis transparenter Unterlagen und regelmäßiger Audits vergeben. So können sicherheitskritische Anwendungen – vom Stromnetz bis zur Raumfahrt – auf zertifiziert überprüfbare Hardware zurückgreifen.

- **Europäische Vernetzung und Resilienz stärken:**

Die Referenz-Fab ist Ausgangspunkt für ein europaweites Netz interoperabler Fabs. Standardisierte Prozesse und Ausrüstungen ermöglichen gegenseitige Absicherung im Krisenfall („Failover-Fähigkeit“), den Austausch von Personal oder Losen sowie gemeinsame Weiterentwicklungen. Das erhöht die Versorgungssicherheit und verringert systemische Abhängigkeiten.

- **Offenes Innovations- und Ausbildungsökosystem etablieren:**

Durch die offene Bereitstellung von Prozesswissen (Open Technology), PDKs, Referenzdesigns und sogar Stücklisten (BOMs) entsteht ein innovationsförderndes Umfeld. Universitäten, Start-ups und KMU können direkt anknüpfen, neue Designs entwickeln oder Prozessmodule beitragen. Die Fab wird zum praktischen Lernort für Studierende, Fachkräfte und Quereinsteiger:innen. In Kombination mit der „RefFab Academy“ entsteht eine Ausbildungsinfrastruktur, die gezielt Personal für Packaging, Test, Datenanalyse und Fab-Betrieb qualifiziert. Wie im Open-Source-Softwarebereich fördern gemeinschaftlich entwickelte Verbesserungen die Wettbewerbsfähigkeit des gesamten Netzwerks.

- **Nachhaltiges Geschäftsmodell ermöglichen:**

Langfristig sollen die entstehenden Fabs wirtschaftlich tragfähig arbeiten, idealerweise

ohne dauerhafte Subventionen. ⚡ Dabei wird auf Marktsegmente gesetzt, in denen Qualität, Vertrauen und Langzeitverfügbarkeit preisliche Mehrwerte schaffen – etwa Automotive, Luft- und Raumfahrt oder sicherheitskritische IT. „Trusted Chips“ aus europäischen Fabs sollen sich als Premiumprodukt mit Zusatznutzen etablieren. Gleichzeitig sind diese Fabs Bestandteil europäischer Infrastruktur. Es braucht daher ein staatliches Grundcommitment zur Sicherung strategischer Kapazitäten – etwa durch öffentliche Nachfrage (KRITIS), moderate Modernisierungszuschüsse oder regulatorische Stabilität. Das Konzept zielt auf ein hybrides Modell: marktwirtschaftlich tragfähig im Normalbetrieb, mit flankierender öffentlicher Absicherung in kritischen Phasen.

So entsteht ein **hybrides Modell** – marktwirtschaftlich tragfähig im Normalbetrieb, mit öffentlicher Rückendeckung als Bestandteil europäischer Daseinsvorsorge.

Zusammengefasst, sind diese Ziele eng miteinander verwoben: Technologische Souveränität schafft Vertrauen, Vertrauen ist Voraussetzung für Marktakzeptanz, und Markterfolg wiederum zieht neue Investoren an, was den Ausbau des Netzwerks erleichtert. Die gläserne Muster-Fab adressiert daher **Security** und **Scaling** gleichermaßen – ein Alleinstellungsmerkmal gegenüber konventionellen Fab-Projekten. Die gläserne Muster-Fab ist mehr als ein Produktionsstandort: Sie ist ein strategischer Hebel für Souveränität, Innovationsfähigkeit und Vertrauensgewinn Europas im globalen Wettbewerb.

Technologische Roadmap: Vom Pilot zur Netzwerk-Fab

Der Aufbau einer europäischen Referenz-Fab ist ein technisch und administrativ hochkomplexes Vorhaben. Die folgende Roadmap beschreibt eine ambitionierte, aber realistisch erreichbare Zeitleiste auf Basis von Erfahrungswerten aus europäischen Halbleiterprojekten. Sie berücksichtigt regulatorische Verfahren, technologische Entwicklungspfade und parallele Beschleunigungsmaßnahmen. Die Planung geht konservativ von Rahmenbedingungen in Deutschland aus – bewusst als robuster Referenzfall für Genehmigungen und Infrastrukturfragen.

Phase 0 – Machbarkeitsstudien und Konsortialbildung (9–15 Monate)

In dieser Startphase werden Konzept, Partner und Governance-Struktur finalisiert. Dazu gehören Standortanalysen (inkl. lokaler Bau- und Umweltauflagen), eine fundierte Kostenschätzung, Personalbedarfs- und Kompetenzanalysen, der Aufbau eines Ausbildungsnetzwerks sowie die Auslegung der Fab-Architektur inklusive Packaging- und Testinfrastruktur (z. B. RDL, Interposer, SLT/ATE). Die Nähe zu bestehenden Forschungseinrichtungen (z. B. IHP, CEA-Leti, imec) wird bewusst gesucht – bei klarer institutioneller Eigenständigkeit.

Alle Zeit- und Finanzgrößen im Konzept sind vorläufige Annahmen und werden in dieser Phase validiert, priorisiert und konkretisiert.

Zielbild Phase 0: Konsortium, Standortentscheidung, Finanzierungsmodell und Governance-Entwurf liegen abgestimmt vor inklusive definiertem Leistungsumfang für integriertes Packaging ab Produktionsbeginn.

Phase 1 – Aufbau der Referenz-Fab und parallele Prozessentwicklung (30–36 Monate)

Teil 1: Planung, Genehmigung und Bau der Fab (24–30 Monate)

Nach Abschluss der Machbarkeitsstudie beginnt die Bau- und Ausrüstungsphase. Typische Genehmigungsverfahren (z. B. BImSchG, Umweltauflagen) werden berücksichtigt. Um Zeit zu sparen, sollte ein bestehender oder erweiterbarer Reinraumstandort (Brownfield) genutzt werden. Die Fab wird von Anfang an mit 300-mm-Equipment und 65/(55)-nm-fähigen Tools ausgelegt. Bereits in der Grundarchitektur werden Flächen, Versorgungssysteme und Anlagenlayouts für Back-End-Prozesse (Advanced Packaging) berücksichtigt. Der gleichzeitige Aufbau einer Packaging-Zone mit Chiplet, RDL-, Fan-Out- und Interposerfähigkeiten ist Teil des Fab-Designs.

Zielbild Teil 1: Reinraumstrukturen, Versorgungstechnik und Hauptanlagen sind installiert und qualifiziert.

Teil 2: Parallele Prozess- und Dokumentationsvorbereitung (30–36 Monate)

Zeitgleich werden in Partnerlinien (z. B. IHP, CEA-Leti, imec) bestehende Prozessrezepte für 130 nm konsolidiert und auf 65 nm vorbereitet. Ziel ist ein modular aufgebautes Dokumentationspaket für die spätere Open-Source-Blaupause. In enger Abstimmung mit Partnern werden Testflows (z. B. KGD → SLT) und Packaging-spezifische Prozessmodule entwickelt, standardisiert und qualifiziert. Erste Packaging-Teststrukturen (UCle, BoW, OpenHBI) werden vorbereitet. Zudem beginnt in dieser Phase die konkrete Ausgestaltung der RefFab Academy: Ausbildungspläne, Qualifikationsprofile und erste Lernmodule für Techniker:innen und Ingenieur:innen werden erarbeitet.

Zielbild Teil 2: Vollständige Prozessdokumentation für 130 nm; validierte Vorversionen für 65 nm liegen vor.

Phase 2 – Inbetriebnahme der Referenz-Fab (9–12 Monate)

Nach Installation und Qualifizierung beginnt der Produktionshochlauf auf 130 nm. Erste Test- und Funktionschips werden gefertigt. Der Betrieb dient zugleich als Proof-of-Concept für das Transparenzprinzip: MES-Parameter, Yield-Daten und Qualitätskennzahlen werden dokumentiert und (im definierten Offenheitsgrad) publiziert. Parallel zum Produktionshochlauf wird ein erstes Packaging-Testdesign (z. B. PMIC + Test-Logic) gefertigt und auf Interposer-Ebene qualifiziert. Die Integration in die MES- und Qualitätsdokumentation folgt den gleichen Offenheitsprinzipien. Die Fab wird ab dieser Phase auf ein Zertifizierungsmodell nach dem geplanten Gütesiegel „Trusted European

Fab“ vorbereitet, das durch Drittprüfer entlang definierter Offenheitspfade validiert werden kann.

Zielbild Phase 2: Industriell nutzbares 130-nm-PDK mit Testchips und Audit-Dokumentation ist veröffentlicht plus verifizierter Packaging-Demonstrator mit dokumentierter Prozessroute.

Phase 3 – Technologischer Shrink auf 65 nm / 55 nm (24–30 Monate)

Nun beginnt die Migration auf den Zielknoten 65 nm. Ergänzende Tool-Upgrades und die Übertragung vorbereiteter Rezepte erfolgen schrittweise. Multi-Projekt-Wafer validieren das PDK und unterstützen Yield-Optimierung. Eine 55-nm-Variante kann parallel erprobt werden. Die in Phase 2 vorbereiteten Packaging-Flows werden nun auf Co-Packaging mit 65-nm-Peripherie und Leading-Edge-Logic ausgelegt. Yield-Optimierung, Thermosimulationen und Validierung von Standardschnittstellen (z. B. UCle) erfolgen integriert mit dem 65-nm-Ramp-Up. Langzeitverfügbarkeit (z. B. über ≥15 Jahre) und anwendungsnahe Zertifizierbarkeit (AEC-Q100, ISO 26262, IEC 61508 etc.) werden bereits in dieser Phase technisch vorbereitet.

Zielbild Phase 3: Qualifizierter 65-nm-Prozess mit offenem PDK, dokumentierter Ausbeute und optionalem Co-Packaging-Testlauf plus qualifizierter Co-Packaging-Testchip (SiP oder Interposer-Integration) mit dokumentierter Ausbeute und SLT-Report.

Phase 4 – Vernetzung, Skalierung und Verstetigung (ab Jahr 7–11)

Die Referenz-Fab dient nun als Blaupause für weitere Standorte in Europa. Erste Klon-Fabs entstehen – idealerweise auf Basis identischer Architektur, Prozesse und PDKs. Gleichzeitig übernimmt die Referenz-Fab Schulungs- und Supportfunktionen für neue Teams. Das Packaging-Know-how der Referenz-Fab wird als Design-for-Packaging-Guide veröffentlicht und in MPW-Angebote integriert. Neue Fabs übernehmen validierte Packaging-Flows und passen sie auf regionale Anwendungsfelder an (z. B. Sensorintegration, MedTech, Defense). Zugang zur Fab und zu MPW-Services erfolgt diskriminierungsfrei auf Basis transparenter Zugangsregeln (Open Foundry-Prinzip).

Strukturell entsteht ein Netzwerk interoperabler Fabs mit gemeinsamer Governance:

- **Gemeinschaftsorganisation:** Koordination von Qualität, Austausch und Weiterentwicklung
- **Offene Plattform:** Pflege und Erweiterung der Open-Process-Blaupause
- **Audit- und Zertifizierungsstruktur:** Einhaltung gemeinsamer Standards
- **Standortdiversität:** Einbindung starker Cluster (z. B. Dresden, Grenoble, Eindhoven) und strukturschwächerer Regionen

Zielbild Phase 4: Mindestens drei Fab-Standorte nutzen aktiv die Referenzarchitektur; Community-Strukturen und zertifizierte Prozesse sind etabliert.

Gesamtzeitachse

Phase	Zeitraum ab Projektstart	Dauer [M]	Zielbild
Phase 0	2. Hj. 2026 – 2027	9 – 15	Konsortium, Standort, Finanzierung abgestimmt
Phase 1.1	2027 – Ende 2029	24 – 30	Bau & Ausrüstung abgeschlossen
Phase 1.2	2027 – Anfang 2030	30 – 36	Prozess- & Doku-Basis für 130 nm/65 nm
Phase 2	2030 – 2031	9 – 12	130-nm-PDK freigegeben, Produktionsstart erfolgt
Phase 3	2031 – 2033	24 – 30	65-nm-Referenzfertigung validiert
Phase 4	ab 2031 ff.	langfristig	Netzwerk & Klon-Fabs im Aufbau

Diese Planung enthält konservative Puffer für Genehmigungen, Toolverfügbarkeit und Prozess-Iterationen. Unter politischer Priorisierung ist ein vollständiger Blueprint-Projektzyklus innerhalb von 8–11 Jahren erreichbar.

Technologische Leitlinien der Fab

Über alle Phasen hinweg gelten folgende Architekturprinzipien:

- **Industriefähige Skalierbarkeit:** Basis-Modul für ca. 5.000 Waferstarts/Monat; durch zusätzliche Module erweiterbar auf 10.000+.
- **Modernes Fab-IT-Setup:** MES, Echtzeit-Tracking, 24/7-Automatisierung, Robotik und Advanced Analytics für Ausbeuteoptimierung.
- **Open-Source-PDKs:** Frei verfügbare Designkits inkl. SPICE-Modelle, Standardzellen, IP-Blöcke für akademische und industrielle Nutzung.
- **Offene Software-Infrastruktur:** Wo möglich auf europäischer oder Open-Source-Software basierend (Audits, Anpassbarkeit, Sicherheit).
- **Advanced Packaging & Chiplet-Readiness:** Ab Tag 1 Kapazitäten für RDL/Fan-Out, Interposer, Co-Packaging (65 nm + Logic), UCle-Unterstützung, qualifizierte Known-Good-Die-Flows.

- **Zertifizierbarkeit & Obsoleszenzfähigkeit:** Technologiepfade zielen auf langzeitverfügbare Prozesse mit Zertifizierbarkeit nach Industrie-Standards (z. B. Automotive, Safety)

Fazit der Roadmap: Die technologische Roadmap liefert einen pragmatischen, gestuften Pfad: Sie ermöglicht den schnellen Start auf bewährter Technologie, die zügige Migration zum strategischen 65-nm-Knoten und den systematischen Aufbau eines europaweiten Fab-Netzwerks. Dieser Ansatz balanciert Time-to-Market, Risikominimierung und Replizierbarkeit – und schafft damit die Grundlage für technologische Souveränität, Innovation und Skaleneffekte. Europa kann so bereits kurzfristig eigene zusätzliche Chips produzieren und mittelfristig ein Fertigungsökosystem etablieren, das weltweit Maßstäbe bei Sicherheit, Offenheit und Resilienz setzt.

Personal und Ausbildungsstrategie

Die gläserne Referenz-Fab begreift Personal als strategischen Hebel: **standardisierte Rollenprofile mit klaren Leveln** (Engineer/Technician/Operator, L1–L3) und **RBAC-Rechten** im MES verankern Comply-to-Connect auf der People-Seite; **Curricula, Micro-Credentials und ein Skills-Passport** machen Qualifikation und Rezertifizierung mess- und auditierbar. **Packaging-First** wird ab Tag 1 als eigener Kompetenzstrang (SiP/UCle, RDL/Fan-Out, ATE/SLT) aufgebaut. Entwicklung erfolgt über **transparente Pfade** (Technical-Ladder **und** Führung) mit verpflichtenden Leadership-Basismodulen und Mentoring – so hängt Skalierung **nicht** an „Hero-Managern“, sondern an **Standards, Checks & Audits**. Die Strategie folgt dem gestuften Technologiefahrplan **130 → 65 nm** und ermöglicht die schnelle, reproduzierbare Inbetriebnahme identischer Fabs.

Phase-0-Hinweis: Die nachfolgenden Bandbreiten und Intake-Korridore sind konservative Richtwerte. Die standortspezifische Dimensionierung (Automatisierungstiefe, Produktmix, Schichtmodell), die **MoUs mit Bildungs-/VET-Partnern**, die **RBAC-/Rezert-Zyklen** sowie die **Family-ready-Bausteine** (s. u.) werden in Phase 0 bottom-up validiert und als verbindlicher Bestandteil der Blaupause versioniert.

Workforce-Pyramide und FTE-Korridore (Basismodul ~5 k WSPM)

Die Organisation stützt sich auf acht Job-Familien: **Prozess-Engineering, Equipment/Maintenance, Produktion/Operator, Metrologie/QA, Facilities/EHS, IT/MES/OT-Security, Packaging/Test (ATE & SLT)** sowie **Academy/Training**. Der Bedarf ist phasenabhängig. In der Anlaufphase dominieren Engineering- und Maintenance-Rollen (Tool-IQ/OQ/PQ, Ramp-Methodik); im 24/7-Regelbetrieb wächst der Operator-Anteil; bei der 65-nm-Qualifikation steigt erneut die Last für Prozess und Metrologie. **Brownfield** senkt Time-to-Competence und die initialen FTE-Spitzen (erfahrene Crews, vorhandene SOPs), während **Greenfield** temporär höhere Engineering- und Training-Kapazitäten erfordert. Schichtmodell und Automatisierungsgrad (AMHS/Robotik) werden so ausgelegt, dass **TtC kurz, OEE stabil** und **Traceability/Audit** jederzeit gegeben sind.

T1 – Workforce-Pyramide & FTE-Bandbreiten (je Phase; Richtwerte)

Job-Familie	Anlauf	SOP 130 nm	SOP 65 nm
Prozess-Engineering	15–25	10–15	25–35
Equipment/Maintenance	25–40	15–25	25–35
Produktion/Operator	25–40	100–140	120–160
Metrologie/QA	10–15	20–30	25–35
Facilities/EHS	10–15	15–20	15–20
IT/MES/OT-Security	8–12	10–15	12–20
Packaging/Test (ATE/SLT)	10–15	20–30	30–50
Academy/Training	6–10	6–10	6–10
Querschnitt & Management*	25–40	60–90	80–120

* Einkauf/SCM, Qualitätssysteme, HR/Finance, HSE-Compliance, Kommunikation, Standortservices (teilw. als Shared Services).

Im Vollbetrieb bewegt sich der Headcount des Basismoduls (inkl. Querschnitt) typischerweise bei **~350–500 FTE**. Für die Pipeline werden in der **Aufbauphase (2–3 Jahre)** p. a. rund **30–50 Engineers** und **70–120 Techniker/Operator** eingeplant; in der **Stabilphase** ca. **20** bzw. **60** p. a.

RefFab Academy (Ausbildungsökosystem)

Die **RefFab Academy** fungiert als Dachorganisation mit **zentralen Curricula, Trainer-Zertifizierung und digitaler Lernplattform (LXP)** sowie **regional andockbaren Hubs**. Einheitliche Standards, **EQF-fähige Micro-Credentials** und ein **Skills-Passport** werden Bestandteil von Comply-to-Connect (Personal-Zertifizierung parallel zum Prozess-Audit). **Standortunabhängig replizierbare „Learning Cells“** sowie eine **„Lernwerkstatt-in-a-Box“** (außerhalb sensibler Reinraumzonen) sichern identische Trainingsumgebungen. Partnerschaften mit EU-Skills-Initiativen, VET/Kammern, Hochschulen sowie OSAT-/ATE-OEMs sorgen für Reichweite und Anschlussfähigkeit; **ECTS-/VET-Mapping** wird zentral gepflegt.

Das Onboarding kombiniert **6–12-wöchige Bootcamps** (Cleanroom/EHS, Tool-Basics, Yield/Metrology), **VR/AR-gestützte Tool-Trainings** und **Digital-Twin-Simulatoren** mit **Mentoring on the job**. **Rotationen** zwischen Referenz-Fab, OSAT-Partnern und F&E

verkürzen die **Time-to-Competence (TtC)** und verbreitern praktische Erfahrung. Ein **Train-the-Trainer-Pfad** professionalisiert die Multiplikation; **Returnships** öffnen Quer- und Wiedereinstieg. Alle Nachweise fließen in den Skills-Passport und sind RBAC-gekoppelt (Rezert typ. 24–36 Monate).

T2 – Curriculum-Matrix & Ausbildungszeiten (Auszug)

Modul (Beispiel)	Zielprofile	Format/Dauer	Abschluss/Rezert
Cleanroom 101 / EHS/REACH/Seveso	alle	Bootcamp 1–2 Wo.	Badge L1 / 24 M
Litho/Etch/Dep Basics	Operator, Maint., Prozess	Bootcamp 2–3 Wo.	Badge L1 / 36 M
Yield/FA/Metrology	Prozess, QA	Kurs 1–2 Wo.	Micro-Cred / 36 M
MES/Traceability/ISO 27001	IT/MES, Linienführung	Kurs 1 Wo.	Micro-Cred / 24 M
AMHS Maintenance L1 (mit AR/VR)	Maintenance	Praxis 1 Wo.	Badge L1 / 24 M
UCle & Chiplet-Test (ATE/SLT)	Test/Packaging	Kurs 3–5 Tage	Badge / 24 M
Operator Cross-Training (Litho/Etch)	Operator	Rotation 4 Wo.	Micro-Cred / 24 M
Train-the-Trainer	Senior-Fachkräfte	Kurs 1 Wo.	Zertifikat / 36 M

Der **Skills-Passport** bildet die Abfolge Recruiting → Bootcamp → mentortes On-the-Job → **L1** → Spezialisierung (Packaging/Test/IT/MES etc.) → **L2/L3** mit Rezertifizierungen ab. Er ist zugleich Nachweis gegenüber dem Trusted-Label-Audit.

Packaging-First-Tracks und Test

Parallel zum Front-End werden ab Tag 1 **RDL/Fan-Out, Interposer/2.5D, Flip-Chip/Microbump, UCle/Die-to-Die, SI/PI/Thermal, KGD-Flows** sowie **ATE/SLT** aufgebaut. Der **Minimum-Scope in Jahr 1–2** umfasst eine RDL/Flip-Chip-Zelle, einen Basis-Interposer-Flow, eine ATE-Zelle (mit DFT/DFM-Ankopplung) und KGD-Screening. Damit steigt der Systemwert pro Wafer, die Chiplet-Readiness ist gegeben, und Abhängigkeiten von OSAT-Engpässen werden reduziert.

Mobilisierung, Attraction & Retention

Die Talentgewinnung folgt einer **aktiven Sourcing- und EVP-Strategie**: EU-Programme (Chips Skills Academy, EIT), **duale/integrierte Studienmodelle, Umschulung** aus verwandten Industrien (Pharma/Optik/Batterie), internationale Anwerbung (Blue-Card/Relocation) sowie **Referral-Programme. Family-ready-Sites** erhöhen Bindung und

Verfügbarkeit: **schichtkompatible Kinderbetreuung** (kontingentierte Plätze mit erweiterten Öffnungszeiten, **Back-up-Care**, Ferien-/Camp-Kontingente, **Voucher/Zuschuss-Modelle**, Matching-Service), **Sprachtracks** und **Mentoring** in einer **Just-Culture**. **Transparente Karrierepfade**, **Tech-Ladders**, **Zertifikatsstufen** und eine **netzwerkweite Badge-Ökonomie** fördern Entwicklung und Mobilität; **Rotationen** werden als Entwicklungsschritte anerkannt. **KPIs** (u. a. Time-to-Offer, Offer-Acceptance-Rate, TtC@90/180 Tage, Pipeline-Diversität, Referral-Quote) steuern die Wirksamkeit.

Trusted-Personnel & Compliance (People-Teil von Comply-to-Connect)

Der Personalteil des Trusted-Labels umfasst **rollenbasierte Rechte im MES (Least-Privilege)**, auditfähige **Trainings-/Rezert-Nachweise**, **On-/Off-Boarding-Prozesse** und **risikobasierte, GDPR-konforme Background-Checks** mit klarer Zweckbindung, Datenminimierung und kurzen Aufbewahrungsfristen:

- **L0 – Standard:** Identitätsprüfung, Abschluss-/Referenzcheck.
- **L1 – Reinraumzugang:** + Beschäftigungs-/Lücken-Check, bestandene Sicherheitsunterweisung.
- **L2 – Kritische Zugriffe** (z. B. MES-Admin/Tool-Owner): + Sanktions-/Embargo-Abgleich, erweiterte Referenzen.
- **L3 – Hochkritisch** (Security/IP-Kern): + zusätzliche Nachweise **nur wo rechtlich zulässig**, Vier-Augen-Freigabe.

Alle Prüfungen sind **vendor-geprüft (Auftragsverarbeitung)** und in **Betriebsvereinbarungen/DPIA** geregelt. Der **Audit-Trail** führt **aggregierte People-KPIs**, **ohne** personenbezogene Details.

Der **Compliance-Check** steuert Veröffentlichungen/Artefakte über definierte Gates: **Antitrust/Competition**, **FDI/Export/Dual-Use**, **IP/OSS-Kompatibilität** und **Privacy** (Anonymisierung/Pseudonymisierung, falls nötig); jede Freigabe erhält eine **Freigabe-ID** und Checklisten-Nachweis.

KPI-Set und Lernkurven

Für Steuerung und Skalierung werden herangezogen: **Time-to-Competence**, **OEE-Verbesserung je Quartal**, **Yield-Ramp-Slope** (130 → 65 nm), **Audit-Score (People-Teil)**, **Fluktuation**, **Time-to-Hire/Offer-Acceptance-Rate**, **Referral-Quote**, **Academy-Durchsatz** und **Rezert-Compliance**. **Netzwerkweite MPWs/Qualifikationsläufe** und **Rotationen** erzeugen Lerneffekte, die **TtC** und Ramp-Zeit in Klon-Fabs messbar verkürzen; **Training-Pass-Rates** und **First-Pass-Yield in Lernzellen** dienen als Frühindikatoren.

Wirtschaftlicher Hebel und industriepolitischer Nutzen

Neben den technologischen und sicherheitspolitischen Zielen besitzt die gläserne Referenz-Fab eine klare wirtschaftsstrategische Dimension: Mit überschaubarem Mitteleinsatz sollen zusätzliche, vertrauenswürdige Fertigungskapazitäten auf reifen Knoten entstehen, die sich replizieren lassen und so Skaleneffekte und Resilienz für Europa erzeugen—komplementär zu High-End-Initiativen, nicht in Konkurrenz.

Kosteneffizienz durch Technologieauswahl und Brownfield-Hebel:

Eine 300-mm-Fertigung auf 65/130 nm kommt ohne EUV/High-NA aus—der größte Kostentreiber moderner <5-nm-Fabs entfällt. Referenzprojekte in Europa belegen CAPEX im niedrigen einstelligen Milliardenbereich; Übernahmen/Refits bestehender 300-mm-Fabs können Zeit- und Investitionsbedarf zusätzlich reduzieren. Zur Sicherung von Klonbarkeit und Auditierbarkeit werden „zertifizierte Tool-Familien“ definiert (identische oder qualitätsgleich freigegebene Modellreihen). Refurbished-Tools sind nur zulässig, wenn sie innerhalb dieser Familien liegen und das spezifizierte Prozessfenster im qualitätsgleichen Audit erreichen; andernfalls Neugerät.

Schnellere Amortisation über Nischen und „Trusted-Premium“:

Zielsegmente mit höherer Zahlungsbereitschaft (z. B. Automotive-Safety/ASIL, Aerospace/Space-Grade, KRITIS-Elektronik) tragen das Trusted-Modell: auditierbare Herkunft, Langzeit-Verfügbarkeit (10–15 J.+), dokumentierte Qualitäts-KPIs und priorisierte Belieferung im Krisenfall rechtfertigen Preisprämien und stabilisieren Cashflows. Öffentliche und halbstaatliche Nachfrageanker (Behörden, Bahn/Energie, Verteidigung, Raumfahrt) sichern Grundlast über mehrjährige Abnahmeverträge (inkl. Take-or-Pay), Vorhalte-/Bereitschaftsvergütungen und—wo sinnvoll—KRITIS-Sourcing-Quoten „EU-Trusted“.

Kooperation ja—freiwillig und EU-rechtskonform:

Als industriepolitischer Mechanismus zielt das Netzwerk auf freiwillige, rechtskonforme Skaleneffekte—gestützt durch Standards, Audits und förderfähige Pre-competitive-Module. Skalenvorteile im Netzwerk entstehen freiwillig und wettbewerbsrechtskonform: erlaubt sind pre-competitive Kooperationen mit Informationshygiene (z. B. offene/standardisierte Open-PDKs, modulare Prozess-/Qualifikationsdaten in Aggregation/Verzug, gemeinsame MPW-Runs, Rahmenbeschaffungen mit Firewalls, gemeinsame Ausbildungs-Curricula). Nicht geteilt werden Preise/Margen, kundenscharfe Kapazitäten/Volumina, künftige Output- oder Bietstrategien. Chips-Act/ECIC- und IPCEI-Mechanismen fördern solche Zusammenarbeit, erzwingen aber keine Geschäftspolitik. Governance-Regeln stellen Treuhand-/Clean-Room-Setups, Datenklassifikation, Opt-in-Module und Auditfähigkeit sicher.

Spezialisierung der Klon-Fabs: identische Basis, verschiedene Nischen:

Bei gleicher 65-nm-CMOS-Basis sind Archetypen vorgesehen, die Differenzierung erlauben und zugleich Skalenvorteile erhalten:

- Automotive-Safety/ASIL (AEC-Q100, ISO 26262; Langzeit-Verfügbarkeit) für sicherheitskritische MCUs/ASICs,
- RF/Mixed-Signal & Sensorik (RF-SOI/eNVM) für IoT-Transceiver, Radar-Frontends, Sensor-ASICs,
- Power & BCD (Smart-Power) für PMICs, Gate-Driver und HV-Optionen (130→65 nm BCD),
- Advanced-Packaging-Hub (RDL/Fan-Out, Interposer/2.5D, Co-Packaging von 65 nm-Peripherie mit Leading-Edge-Logic, UCle-Schnittstellen),
- Aerospace/Space-Grade (ECSS/DO-254; strahlungstolerant/-hart).
Advanced Packaging & Chiplet-Readiness erhöhen den Systemwert pro Wafer, überbrücken zugekaufte Leading-Edge-Logik und adressieren die europäische Lücke im OSAT/Interposer-Segment—Marge- und Resilienzhebel zugleich.

Politisch erschließt die Spezialisierung adressierbare Leitmärkte, erhöht Margenstabilität und verteilt Wertschöpfung gezielt über Regionen und Sektoren.

Eigentums-/Betreibermodelle und grenzüberschreitende Skalierung:

PPP ist eine Option neben öffentlichem SPV, Stiftung/Association, Genossenschaft oder privatem Eigentum mit Public-Service-Mandat. Klon-Fabs können von unterschiedlichen EU-Staaten oder öffentlichen Unternehmen betrieben werden; Voraussetzung sind einheitliche Audit-/Sicherheitsauflagen, Open-Access-Prinzipien und Beachtung von Beihilfe-/Vergaberegeln. Non-EU-Beteiligungen kommen nur restriktiv in Betracht (FDI-Screening, Minderheitsgrenzen, Golden-Share/Trust-Auflagen); die Kernkontrolle verbleibt in EU-Hand.

Regionale Wirtschaftsimpulse und Multiplikator:

Eine 5 k WSPM-Einheit schafft mehrere Hundert direkte Hochqualifizierten-Jobs; indirekt/induziert wirkt ein substantieller Multiplikator (Zulieferer, Service, Test/OSAT, Ausbildung). Die verteilte Blueprint-Strategie—Cluster und strukturschwächere Regionen—verbreitert die Teilhabe und erhöht politische Tragfähigkeit. Obsoleszenz-Services (Form-Fit-Function-Re-Design, Masken-Maintenance, Langzeit-Wafer-Saves) generieren wiederkehrende Umsätze und binden Kunden über den Lebenszyklus.

Standortkosten realistisch—und aktiv mitigiert:

Höhere Energie-/Wasserkosten in Europa werden adressiert durch PPAs und Lastmanagement, Wasser-Recycling/UPW-Rückgewinnung, modulare Automatisierung (OPEX-Hebel), vorausschauende Instandhaltung (MTBF↑, Downtime↓) sowie eine Skills-Academy/duale Programme zur Talent-Sicherung. Das reduziert Time-to-Yield und Gesamtbetriebskosten. Diese Maßnahmen werden industriepolitisch flankiert durch qualifizierte Beihilferahmen, Ausbildungsprogramme und standardisierte Energieinstrumente (z. B. PPAs).

Komplementarität zu High-End-Initiativen:

Die Referenz-Fab ergänzt 2-nm-Pilotlinien, ESMC (28/22 nm) und weitere High-End-Projekte: Sie stabilisiert Wertschöpfung, qualifiziert Personal/Zulieferer auf reifen Knoten, liefert Advanced-Packaging-Komplementärleistungen und reduziert Abhängigkeiten in sicherheitskritischen Lieferketten.

Messbarkeit & Governance als industriepolitische Steuerungsgrößen:

Wirkung und Vertrauen werden über Trust-KPIs transparent gemacht (z. B. DPPM-Ziele, Audit-Score, Offenheitsgrad, Lead-Time-Verlässlichkeit). Das „Trusted-EU-Fab“-Label ist an regelmäßige Audits, Daten-/IT-Sicherheitsauflagen, Tool-Familien-Compliance und definierte Offenheitskorridore gebunden. Comply-to-Connect bedeutet: Baseline-Standards (Standards/PDKs, Audit-Zugriff, Security) sind verbindlich; darüber hinaus können Betreiber freiwillig in Kooperationsmodule opt-in-en (z. B. Einkauf, gemeinsame Qualifikationen)—ohne Austausch kommerziell sensibler Informationen.

Fazit: Die gläserne Referenz-Fab setzt mit reifen Knoten und ohne EUV auf niedrige CAPEX, monetarisiert Mehrwert über „Trusted-Premium“ und Advanced Packaging und skaliert über ein freiwilliges, rechtskonformes Netzwerk—komplementär zu Europas High-End-Pfad. Eine initiale öffentliche Anschubinvestition kann einen europäischen „Silicon Multiplier“ auslösen: neue Fabs, neue Geschäftsmodelle (z. B. Foundry-Services für KMU), hochwertige Jobs und zusätzliche strategische Wertschöpfung. Entscheidend ist, die technische Skalierbarkeit mit klugen Nachfrageankern und einem tragfähigen Geschäfts- und Governance-Modell zu koppeln—nicht als technische Spielerei, sondern als Grundstein einer industriellen Bewegung. So entsteht ein replizierbares, langfristig wettbewerbsfähiges Fertigungsökosystem **ohne** Dauerförderung, das Europas **Souveränität, Sicherheit und Resilienz** messbar stärkt und die Abhängigkeiten schrittweise reduziert.

Finanzierung und vorläufiger Zeitplan

Die Realisierung der gläsernen Muster-Fab erfordert erhebliche finanzielle Mittel – liegt aber, wie gezeigt, größenordnungsmäßig weit unterhalb von Leading-Edge-Fab-Projekten. Für ein 300-mm-Basismodul (~5.000 Waferstarts/Monat) auf 130→65 nm **ohne EUV** lässt sich – abgeleitet aus europäischen Vergleichsprojekten und Marktbenchmarks – ein belastbarer **Korridor** angeben. **Wichtig: Die hier genannten Zahlen sind Richtwerte; eine genaue Bottom-up-Kalkulation erfolgt im Rahmen der Machbarkeitsstudie (Phase 0).**

Investitionskosten (CAPEX)

Die Investitionskosten für den Aufbau einer 300-mm-Fertigung auf 130/65 nm hängen stark vom Ansatz (Greenfield vs. Brownfield), vom Packaging-Umfang ab Tag 1 sowie von der Tool-Politik ab (definierte „Tool-Familien“, qualitätsgleich vs. refurbished). Aus heutigen Erfahrungswerten ergeben sich folgende Größenordnungen:

- **Neubau (Greenfield):** Ein komplett neues Werk mit aktueller 300-mm-Infrastruktur (Gebäude, Reinräume, Medien), Digital-Backbone (MES/Traceability/SecOps) und neuen DUV-fähigen Prozessanlagen liegt **typisch im Korridor ~€ 1–2 Mrd.** für ein Basismodul (~5 k WSPM). Vergleichsanke: **Bosch Dresden** (~€ 1 Mrd., Inbetriebnahme 2021) und **Infineon Villach** (~€ 1,6 Mrd., 2021). [Bosch, 2021; Infineon, 2021]. Für höhere Anfangskapazitäten (> 10 k WSPM) steigen die Kosten entsprechend. Auf < 7-nm-Niveau (EUV) liegen vergleichbare Projekte um Größenordnungen höher (> € 10 Mrd.).
- **Umbau/Erweiterung (Brownfield):** Wo vorhandene 300-mm-Infrastruktur (Gebäude, Reinräume, Versorgung) genutzt oder erweitert werden kann, **reduzieren sich Zeit und Kapitalbedarf signifikant**. Abhängig von Bestandsqualität und Zielknoten ist eine Lösung **deutlich unter € 1 Mrd.** möglich. Ein prominenter Anker ist die **Übernahme von GF East Fishkill (300 mm, 65/45 nm) durch onsemi** für ca. **\$ 430 M** (zuzüglich Refit/Invest), die belegt, dass Bestandsinfrastruktur den Kapitalbedarf um Faktor 2–3 drücken kann.
- **Einsatz gebrauchter Anlagen (refurbished):** Da **~70–80 %** der Fab-Investitionen auf Prozess-Equipment entfallen, kann die **selektive** Nutzung refurbished 300-mm-Tools substanzielle Einsparungen bringen (typisch **30–70 %** ggü. Neuware, abhängig von Generation/Verfügbarkeit). Für die **Klon- und Auditierbarkeit** gilt jedoch: nur **definierte „Tool-Familien“** (identische oder qualitätsgleich zertifizierte Modellreihen) und **Verifikation** des spezifizierten Prozessfensters; andernfalls Neugerät.
- **Packaging-First (als CAPEX-Baustein):** Ein **integriertes Backend-Modul** (RDL/Fan-Out, Interposer/2.5D, Flip-Chip/Microbump, **ATE/SLT**) wird **ab Tag 1** mitgeplant und phasenweise skaliert. Je nach Umfang addiert Packaging-Readiness **~+10–20 %** zum Front-End-CAPEX. Nutzen: verkürzte Time-to-Market für SiP/Chiptlet-Lösungen, höherer Wert pro Wafer, Resilienz gegenüber Engpässen im OSAT-Segment. Europäische Anker (z. B. **Advanced-Packaging-Investitionen in IT**) unterstreichen die strategische Relevanz.

Erläuterung zur Skalierung: Die Zielkapazität von **~60.000 Wafern/Jahr** (Basismodul) ist **bewusst klein** – moderne „Gigafabs“ erreichen ein Vielfaches. Studien nennen für 300-mm-Logik einen **effizienten Mindestmaßstab** um **~40 k WSPM**; die Referenz-Fab wird daher **modular** ausgelegt (Reinraum, Medien, Logistik) und kann durch zusätzliche Tool-Cluster/Schichtmodelle **linear** Richtung 10 k+ WSPM wachsen.

„So groß wie nötig, so modular wie möglich“ – Skalierbarkeit wird **konstruktiv** vorbereitet, ohne initiale Überinvestition.

Betriebskosten (OPEX)

Die jährlichen Betriebskosten einer 300-mm-Fertigung dieser Größe bewegen sich **bei Volllast im hohen zweistelligen bis niedrigen dreistelligen Millionen-Euro-Bereich**. Wesentliche OPEX-Faktoren sind:

- **Personal:** Für ~5 k WSPM werden – abhängig von Automatisierungsgrad und Schichtmodell – **mehrere hundert Fachkräfte** benötigt (Prozess/Equipment-Ingenieur:innen, Techniker:innen, Operator, Qualität, Logistik, IT). Vergleichsanker: **Bosch Dresden** berichtet im Vollausbau rund **~700 Mitarbeitende** (allerdings bei anderer Produkt-/Kapazitätsstruktur). Für die Referenz-Fab kann **anlaufseitig ~400–600 FTE** als Korridor angesetzt werden.
- **Energie & Medien:** Dauerlast im **zweistelligen MW-Bereich** für Lüftung, Kühlung, Vakuum/Abgasaufbereitung, UPW-Erzeugung etc. Bei Industriestrom im EU-Band (mit **PPAs/Lastmanagement**) ergeben sich **zweistellige Mio.-€** p. a.; hinzu kommen Wasser/Abwasser, Gase/Chemikalien (mit Rückgewinnung/Abreinigung). **UPW-Recycling** (30–50 %) und **Abwärmenutzung** senken mittelfristig die Kosten.
- **Materialien & Wartung:** Wafer-Rohlinge, Resists/Entwickler, Prozessgase (Ar, H₂, N₂, F-Gase), Ätzchemikalien, Ersatzteile/Serviceverträge. **Präventive Instandhaltung** und **eigene Ersatzteillpools** stabilisieren MTBF und reduzieren Ausfallzeiten; als Faustwert gelten **5–10 %** der Anlagenabschreibung p. a. als Wartungskorridor.
- **Sonstige Fixkosten:** Facility-Management (Reinraumklassen), **IT/MES/Datensicherheit**, Versicherung, Entsorgung, Lizenzen (wo nötig).

Orientierungsbild OPEX (Korridore, bei ~60 k W/Jahr):

Kostenkategorie	Größenordnung p. a.	Anmerkungen
Personal	€ 50–80 M	~400–600 FTE inkl. Schichtbetrieb [Bosch, 2021]
Energie & Medien	€ 15–30 M	Strom/UPW/Gase/Chemie (Preisband EU, Effizienzhebel)
Materialien & Wartung	€ 30–50 M	Wafer, Chemikalien, Ersatzteile, Serviceverträge
Sonstige Fixkosten	€ 10 M+	Facility, IT/MES, Versicherung, Entsorgung
Gesamt OPEX	~€ 100–150 M	bei Vollausslastung; Anlaufjahre höher (Yield-Effekte)

Einordnung: Waferpreise und Herstellkosten sind auf Mature Nodes **deutlich niedriger** als auf Leading-Edge-Knoten; dies verbessert die Wirtschaftlichkeit bei **mittelgroßen Stückzahlen**, setzt aber **hohe Auslastung** und **stabile Nachfrageanker** voraus.

Validierung durch Vergleichsprojekte

Mehrere Projekte in Europa und international bestätigen die o. g. Kennzahlen und liefern Erfahrungswerte:

- **Bosch Dresden (DE) – 300 mm, 65 nm und höher:** Eröffnet 2021 als „Wafer Fab der Zukunft“. **Invest ~€ 1 Mrd.**, Bauzeit **~3 Jahre (2018–2021)**, ca. **~700 Beschäftigte** im Vollausbau. Hohe Automatisierung beschleunigte den Ramp (Start ~6 Monate früher als geplant). Relevanz: **Kostengerüst und Zeitpfad** für ein europäisches 300-mm-Werk im Mature-Segment.
- **STMicroelectronics/GlobalFoundries Crolles (FR) – 300 mm, FD-SOI ~18 nm:** Angekündigt 2022; Zielkapazität **bis 620 k W/Jahr (~51,6 k/Monat)** in voller Ausbaustufe. **Invest ~€ 7,5 Mrd.** (inkl. Infrastruktur/Anlauf), **öffentliche Förderung ~€ 2,9 Mrd.**; Projekt 2025 temporär verlangsamt/pausiert (Nachfrageunsicherheit). Relevanz: **Skaleneffekte & Beihilfelogik** für große Mature-Node-Projekte; Marktrisiko großer Volumina.
- **ESMC – TSMC/Bosch/Infineon/NXP (DE) – 300 mm, 28–12 nm:** Start 2024; geplanter Output **~40 k WSPM**, **Invest > € 10 Mrd.**, **Beihilfe ~€ 5 Mrd.** SOP Ziel Ende 2027, volle Kapazität um 2029. Relevanz: **Leading-Edge-Maßstab** (deutlich teurer), zeigt aber die **Beihilfe- und Zeitlogik** großer EU-Vorhaben.
- **Infineon „Smart Power Fab“ Dresden (DE) – 300 mm Leistung:** Spatenstich 2023, **Invest ~€ 5 Mrd.**, Förderung ~€ 1 Mrd.; Inbetriebnahme ab 2026, Vollausbau 2030+. Relevanz: **More-than-Moore-Maßstab** und **phasenweiser Ausbau**.

Finanzierung und institutionelle Verankerung

Die Realisierung der Europäischen Reference Fab erfordert erhebliche Mittel, bleibt jedoch – im Verhältnis zu modernen Leading-Edge-Werken – **strategisch günstig**. Die folgenden Aussagen sind **Richtwerte**; **Phase 0** validiert und konkretisiert sie.

Investitionsrahmen & Strategie: Die Fab wird als **gemeinwohlorientierte** europäische Infrastruktur konzipiert – mit **Open-PDK**, **Audit-Transparenz** und **Packaging-First** als „First-of-a-Kind“-Merkmale (Beihilfefähigkeit). **Tranchierte Finanzierung** koppelt Auszahlungen an **Meilensteine** (Baufortschritt, Tool-IQ/OQ, PDK/MPW-Start, Audit-Go-Live, 65-nm-Release).

Bevorzugtes Modell: PPP (öffentlich-privat).

– **Öffentliche Hand** (EU, national, ggf. regional) trägt Planung, Bau/Facility, Ausbildung, initiale Prozess-/PDK-Entwicklung.

– **Private Partner** (Industrie, Zulieferer, Anwenderbranchen) beteiligen sich an Ausrüstung, Betriebskapital und Co-Entwicklungen.

Ein mögliches Zielmodell ist eine „**European Reference Fab Foundation**“, die Betrieb,

Standardisierung (Tool-Familien-Policy/PDK), **Comply-to-Connect** und Offenheit der Blaupause kuratiert (Public-Trust-Mandat).

Finanzierungsquellen:

1. **EU-Programme:** Chips-Act/FOAK, Horizon Europe, EIC, **IPCEI Microelectronics/Communication**.
2. **Nationale Mittel:** Förderung des Gastgeberlands (Bau, Energieinfrastruktur, Ausbildung).
3. **Industrie-Konsortien:** Kapitalanteile/Zweckgesellschaften (z. B. Automotive, Defense, Telekom, IoT) gegen Kontingente/Board-Sitze – ohne den Open-Access zu beschneiden.
4. **Europäische Partnerstaaten:** Co-Invests assoziierter Länder (CH/NO/UK) gegen Know-how-Zugang.
5. **Innovative Instrumente:** Project Bonds, Green-Tech-Infrastrukturfonds, Public-Trust-Endowments (ESA-analog) zur Betriebssicherung.

Langfristige Finanzierung und Skalierung: Nach erfolgreicher Etablierung der ersten Referenz-Fab tritt die öffentliche Förderung schrittweise zurück. Folge-Fabs werden zunehmend privat/regional finanziert; die Zentraleinrichtung übernimmt Governance, Auditierung, Schulung sowie PDK/MPW-Pflege. So entsteht ein skalierbares, europäisch kontrolliertes Netzwerk, das Europas heutige ~9 % Anteil an der Weltchipproduktion perspektivisch erhöht.

Transparenz und Replikation

Die vollständige **Finanzstruktur** (Invest, Betrieb, Lernkurven), die **Tool-Familien-Policy** und die **Audit-/PDK-Prozesse** werden Teil der **offenen Blaupause**. Nachahmer (Universitäten, KMU, Cluster) können Kostenmodelle adaptieren und **Klon-Fabs oder teile davon** aufsetzen – unter Einhaltung von **Comply-to-Connect** (Audit-Score, IT-/Datensicherheit, definierter Offenheitskorridor). Das Netzwerk lernt **iterativ** (MPW-Erfahrungen, PDK-Updates, Packaging-Flows) und steigert so Effizienz und Resilienz.

Nachfrageanker und Erlöslogik: Zur **Grundlastsicherung** werden **mehrfährige LTAs** (inkl. *Take-or-Pay*) mit **KRITIS-Akteuren**, Automotive-Safety/ASIL, Aerospace/Space-Grade sowie **Resilienz-Retainer** vereinbart. **Trusted-Premium** (auditierbare Herkunft, Langzeit-Verfügbarkeit, dokumentierte Qualitäts-KPIs) und **Packaging-Komplementärleistungen** (Interposer/2.5D, Chiplets/UCIe) stabilisieren Auslastung und Margen – besonders in der 130-nm-Anlaufphase.

Rechts-/Governance-Leitplanken: Kooperationen im Netzwerk erfolgen **freiwillig und kartellrechtskonform** (vorwettbewerblich: Open-PDK/MPW/Qualifikationsläufe, Standardisierung, ggf. Einkaufspools mit Firewalls). **Preis-/Kapazitäts-/Kundendaten** werden nicht geteilt. Der **Chips Act** (FOAK) und **IPCEI** setzen den Beihilferahmen; **FDI-**

Screening regelt Drittstaatenbeteiligungen (Minderheitsgrenzen, Golden-Share, Security-Governance). Teilnahme am Netzwerk erfolgt nach **Comply-to-Connect** (Audit-Score, Tool-Familien-Compliance, IT-/Datensicherheit, definierter Offenheitskorridor).

Risiken und Puffer: Top-Risiken: **Genehmigungen/UVP/BImSchG, Tool-Lead-Times, Energiepreisvolatilität, Fachkräfteverfügbarkeit, Nachfragezyklen**. Mitigation: **frühzeitige Behörden-Roadmap** und Brownfield-Option; **MoUs/Mehrquellen** bei Schlüsseltools; **PPAs/Lastmanagement; RefFab-Academy/duale Programme; LTAs/Retainer** und **sequenzieller Ramp** statt Big-Bang. Für den Zeitpfad wird ein **Puffer von ± 6–9 Monaten** in den Phasen 1–3 sowie ein **Budget-Puffer von ± 10–15 %** eingeplant.

Zusammenfassung: Diese Investition erscheint – angesichts der strategischen Bedeutung und der möglichen Vervielfältigung – **hoch, aber vertretbar: Greenfield** liegt **typisch im Korridor ~€ 1–2 Mrd.** für ein 5 k WSPM-Basismodul (65 nm-fähig); **Brownfield** kann **deutlich darunter** liegen. **Packaging-First** wird als strategischer Baustein mitgedacht (zusätzlicher CAPEX-Anteil, höherer Systemwert pro Wafer). Die **Zeitfenster** (SOP 130 nm 2030/31; 65 nm-Qualifikation 2031–33) sind **realistisch** und mit Puffer hinterlegt. Eine **tranchierte Finanzierung** verbindet öffentliche Beihilfe (Chips-Act/IPCEI/FOAK) und private Mittel mit **Meilensteinen** (PDK/MPW, Audit-Go-Live, 65 nm-Release). Transparenz (Open-PDK, Audit-Korridor) und **Comply-to-Connect** sichern Klonbarkeit und Netzwerkeffekte. So entsteht ein **replizierbares, langfristig tragfähiges** Modell – mit vergleichsweise **geringem Kapitaleinsatz** und hoher Wirkung auf **Souveränität, Sicherheit und Resilienz** Europas.

Governance und Offenheits-Management

Die gläserne Referenz-Fab verbindet öffentliche Interessen, private Beteiligung und Open-Source-Prinzipien. Damit Offenheit, Sicherheit und Replizierbarkeit dauerhaft zusammengehen, braucht es eine Governance, die (1) klare Rollen und Checks-and-Balances definiert, (2) Rechts- und Beihilferahmen der EU konsequent einhält und (3) das Netzwerk lern- und auditfähig macht.

Eigentum, Betrieb, Mandat

Trennung von Eigentum und Betrieb: Die Kerninfrastruktur (Gebäude, Reinräume, Versorgungsmedien, OT/IT-Backbone) wird vorzugsweise in öffentlicher oder gemeinnütziger Trägerschaft gehalten (z. B. öffentliches SPV/Stiftung). Der operative Betrieb kann durch eine Public-Private-Partnerschaft (PPP) oder ein öffentlich kontrolliertes Unternehmen erfolgen. So bleiben strategische Entscheidungen (Offenheitsgrade, Audit-Pflichten, Tool-Familien-Compliance) dem öffentlichen „Public-Trust-Mandat“ unterstellt, während industrielle Exzellenz im Tagesgeschäft gesichert wird.

Mehrstaatliche und grenzüberschreitende Betreiber: Klon-Fabs können von unterschiedlichen Mitgliedstaaten oder öffentlichen Unternehmen betrieben werden, sofern Beihilfe-, Export- und Sicherheitsauflagen harmonisiert angewandt werden (einheitlicher Audit-Pfad, Label-Regelwerk, FDI-Vorgaben). Beteiligungen aus Drittstaaten sind nur mit klaren Governance-Auflagen (z. B. Minderheitsgrenzen, Golden-Share, Security-Nebenbestimmungen) zulässig; die Kernkontrolle verbleibt in EU-Hand.

Blueprint-Governance (Open-Source-Modell)

Stiftung/Association als „Hüterin der Blaupause“: Eine eigenständige Blueprint-Stiftung/Association verwaltet Dokumentation, Open-PDKs, Referenz-Rezepte, Tool-Familien-Policies und Design-Kits. Mitgliedschaft steht Referenz- und Klon-Fabs, Forschung, Zulieferern und Anwenderbranchen offen. Die Stiftung betreibt Versions- und Review-Prozesse (Technical Steering Committee), vergibt Lizenzen (z. B. offene Basismodule + IP-Pool für optionale Add-ons) und betreibt einen offenen Issue-/Change-Prozess – analog etablierten Open-Source-Stiftungen (z. B. Linux/RISC-V).

Comply-to-Connect: Zugang zum Netzwerk (Label, MPW-Slots, Austauschformate) setzt Mindestkonformität voraus: (i) Audit-Score $\geq$ Schwelle, (ii) Tool-Familien-Compliance oder qualitätsgleiche Modelle, (iii) IT/OT-Sicherheitsbaseline, (iv) definierter Offenheitskorridor (publizierbare Artefakte, Datenlatenzen). Verstöße führen zu abgestuften Sanktionen (von Nachbesserungsfristen bis Label-Entzug).

Zertifizierung, Label und Qualität

„Trusted EU Fab“-Label: Ein unabhängiges Zertifikat bescheinigt Prozess- und Lieferkettentransparenz, Traceability, Security-Controls und dokumentierte Qualitäts-KPIs (z. B. DPPM, Change-Control-Disziplin). Die Auditierung erfolgt durch eine neutrale, akkreditierte Stelle (EU-Agentur/benannte Organisation), mit regelmäßigen Re-Audits und Ereignis-getriebenen Spot-Prüfungen.

Messbare Trust-KPIs: Neben Konformität (Audit bestanden/nicht bestanden) werden quantitative Indikatoren publiziert (z. B. Audit-Score-Bänder, Mean-Time-to-Patch, Anteil dokumentierter Prozessfenster), um Vergleichbarkeit im Netzwerk herzustellen – ohne geschäftskritische Details offenzulegen.

Transparenz vs. Sicherheit & Exportkontrolle

Gestufte Offenheit („Need-to-Know + Zeitversatz“): Prozess- und Qualitätsdaten werden so offen wie möglich, so geschützt wie nötig bereitgestellt: frei zugängliche Basisteile (Designregeln, PDK-Modelle, generische Rezepte), labelgebundene Artefakte (z. B. detaillierte Metrologie-Fenster) sowie vertrauliche Elemente (z. B. sicherheitsrelevante Rezeptparameter) mit kontrolliertem Zugriff und Verzögerung/Anonymisierung.

Export-/Sanktionskonformität: Veröffentlichung und Kooperationszugänge werden gegen die einschlägigen EU-Dual-Use- und Sanktionsrahmen gespiegelt; ein Export-/Sanktions-Screening ist fester Bestandteil des Freigabeprozesses.

Kooperation ja – freiwillig und kartellrechtskonform

Vorwettbewerbliche Zusammenarbeit: Zulässig sind pre-competitive Formate: Open-PDK-Pflege, gemeinsame MPW-Läufe, standardisierte Qualifikationsflows, Ausbildungs-Curricula sowie – unter strengen Firewalls – Rahmenbeschaffungen (Standardchemie, Gase) und gemeinsam finanzierte Non-IP-sensitive Tools (Metrologie/Facility). Ausgeschlossen sind der Austausch von Preisen/Margen, kundenscharfen Kapazitäten/Volumina und zukünftigen Bietstrategien.

Governance-Werkzeuge: Kartellrechts-Compliance wird über Datenklassifikation, Informationshygiene („Ampel-Schema“), Clean-Room-Prozesse und unabhängige Treuhänder abgesichert; sämtliche Gremien erhalten verpflichtende Antitrust-Trainings, Protokollierung und rechtliche Vorabprüfungen.

EU-Einbindung und Programm-Anschluss

Andocken an Chips-Act-Strukturen: Strategische Einbindung über den European Semiconductor Board (Policy-Koordination) und das Chips Joint Undertaking (Förderung von Pilotlinien, Kapazitätsaufbau). Die Referenz-Fab kann als offener Demonstrator/„First-of-a-Kind“ andocken, ohne die operative Steuerung an Programmorgane abzugeben.

Beihilfe- und Programmfähigkeit: Aktivitäten der Referenz-Fab (Open-PDK, Audit-Pfad, Packaging-Pilot, Ausbildung) werden den beihilfefähigen Kapazitäts- und Innovationsbausteinen zugeordnet. Die Governance stellt offene Spillover (Blaupause, Schulung, Standardisierung) sicher – zentrale Bedingung für IPCEI-Beihilfen.

Konfliktlösung und Eskalation

Mehrstufige Streitbeilegung: (i) Technische Konflikte: Technical Steering + unabhängige Review-Panels; (ii) Governance-/Label-Konflikte: Schlichtungsrat der Stiftung; (iii) Standort-/Förderkonflikte: Koordinationsformat mit Mitgliedstaaten/EU-Gremien. Vertraglich verankert: Mediation → Schiedsverfahren (institutionell, z. B. DIS/ICC) inkl. Interim-Remedies (z. B. vorläufige Label-Suspendierung).

Kontinuität, Messbarkeit, Lernschleifen

Evidenzbasierte Steuerung: Risiken (Fragmentierung, Doppelstrukturen, Finanzierungs-Timing) werden proaktiv adressiert: regelmäßiges KPI-Reporting an Träger/EU-Gremien, offener Fortschrittsbericht („State of the Blueprint“), öffentliches Dashboard zu Label-/Audit-Status.

Update-Zyklus: Quartalsweise Blueprint-Releases (SemVer), halbjährliche Security-Advisories, jährliche Label-Re-Audits; Roadmap-Votes der Mitglieder sichern Legitimität und Planbarkeit.

Transparenz endet nicht in der Fabrik: Sie muss in einer aktiven, regelgebundenen Kommunikationsstrategie sichtbar werden – konsistent mit Governance, Rechtsrahmen und Sicherheitsanforderungen.

Kommunikations- und Stakeholderstrategie (Querschnitt)

Zielbild: Vertrauen durch Transparenz: Fortschritt, Qualität und Sicherheit der Referenz-Fab werden proaktiv, verständlich und zeitnah kommuniziert – ohne Schutzinteressen (Security/Exportkontrolle) zu verletzen.

Zielgruppen: Politik & Behörden (EU/Mitgliedstaaten), Industrie & Zulieferer, Forschung/Lehre, Community/OSS, Öffentlichkeit/Medien, kritische Infrastrukturen.

Formate & Kanäle.

- **Open-Blueprint-Portal:** versionierte Dokumentation (PDKs, Prozess-Guides, Tool-Familien-Policy), Changelogs, FAQ.
- **Quartalsbericht „State of the Blueprint“:** Roadmap-Status, Audit-/Trust-KPIs, MPW-Termine, Packaging-Updates.
- **Label-Register („Trusted EU Fab“):** öffentlich einsehbarer Audit-Status (Ampel/Score-Band).
- **MPW-/Education-Kommunikation:** Semester-Slots, Academia-Kits, Design-Challenges.
- **Lighthouse-Momente:** First-Silicon, 65-nm-Release, Packaging-Demonstrator; begleitende Tech-Briefings für politische Entscheider.

Krisen- & Sicherheitskommunikation: Playbook mit Rollen (SPOC/CSIRT/Pressesprecher), Vorlagen (Advisories), abgestuften Offenheitsstufen (Disclosure nach Fix/Workaround) und verbindlicher Timeline (z. B. T+24/72-h-Updates).

Governance-Einbettung: Inhaltliche Freigabe durch Technical Steering + Compliance-Check (Antitrust/FDI/Dual-Use). Veröffentlichungen erhalten einen **Freigabestempel** (Offen / Label-gebunden / Vertraulich mit Zeitversatz).

Erfolgsmessung: Kennzahlen: Portal-Nutzung, MPW-Auslastung, Anteil externer Beiträge (PRs), Audit-KPI-Trends, Reichweite in Politik/Industrie, Talent-Pipeline (Academy-Intakes).

Phasenbezug:

- *Phase 0/1:* Markenaufbau, Portal-MVP, „Warum 65 nm + Packaging-First“-Narrativ, Recruiting.

- *Phase 2:* First-Silicon, 130-nm-PDK-Release, Label-Pilot.
- *Phase 3:* 65-nm-Release, Co-Packaging-Showcase, Netzwerk-Onboarding.
- *Phase 4:* Netzwerk-Stories, Benchmarking, Policy-Briefings zu Resilienz/Effekt.

Kernaussage: Governance, Label und Kommunikation bilden eine Einheit: Regeln sichern Offenheit und Wettbewerb, Audits machen Vertrauen messbar – und eine gezielte Kommunikation trägt die Ergebnisse in Politik, Industrie und Öffentlichkeit, ohne Sicherheits- oder Exportvorgaben zu verletzen.

RefFab als öffentliche Infrastruktur: Mandat und staatliches Commitment

Die Referenz-Fab ist nicht nur ein industrielles Projekt, sondern eine systemrelevante Produktionsinfrastruktur – vergleichbar mit Energie- und Kommunikationsnetzen. Sie sichert Versorgung, Souveränität und Resilienz in sicherheitskritischen Wertschöpfungsketten. Daraus folgt ein öffentliches Mandat: Die Fab wird auf langfristige Verfügbarkeit, Auditierbarkeit und Krisenfähigkeit ausgelegt – bei marktwirtschaftlichem Betrieb im Normalfall.

Staatliches Commitment: Public-Trust-Mandat & Governance: Eigentums-/Betriebs-trennung, Comply-to-Connect, unabhängiges „Trusted EU Fab“-Label; der Staat sichert die Leitplanken, nicht das Tagesgeschäft.

Grundlast & Vorhaltefähigkeit: mehrjährige Abnahme-/Bereitschaftsmodelle (z. B. LTAs/Take-or-Pay, Resilienz-Retainer) für KRITIS-Segmente; planbare Basisauslastung ohne Marktverzerrung.

Krisenpriorisierung & Surge Capacity: klare Regeln für Priorisierung/Allokation im Notfall; evtl. getestete Umschalt- und Hochfahrpläne.

Audit- und Standardisierungsförderung: dauerhafte Finanzierung der offenen Blaupause (Open-PDK, Qualifikationsflows) und der Audit-/Zertpfade als „öffentliche Güter“.

Standort- und Talentedimension: Unterstützung für Standortdiversifikation, Ausbildungsprogramme und Skills-Academy, um Personalrisiken und Abhängigkeiten zu senken.

Wirtschaftliche Leitplanke: Keine Dauerstützung der Produktion. Die öffentliche Hand ermöglicht (Anschub, Standards, Audits, Resilienz), während Effizienz, Kundenzugang und Innovation im Wettbewerb entstehen. So bleibt die RefFab infrastrukturartig abgesichert, aber unternehmerisch geführt – mit klaren Regeln für Transparenz, Sicherheit und Replikation im europäischen Netzwerk.

Risiken und Gegenmaßnahmen

Kein innovatives Großprojekt ist frei von Risiken. Entscheidend ist, diese frühzeitig zu erkennen und proaktive Gegenmaßnahmen zu ergreifen. Der Aufbau einer gläsernen Referenz-Fab ist technologisch, regulatorisch und finanziell anspruchsvoll. Die folgenden Risiken gelten als wesentlich; zu jedem Risiko sind zielgerichtete Gegenmaßnahmen („Mitigation“) benannt.

Genehmigungs-, Bau- und Inbetriebnahmerrisiko (Zeitpfad):

Risiko: Komplexe Verfahren (UVPG/BlmSchG), Umwelt- und Sicherheitsauflagen sowie Liefer- und Installationsketten können den SOP verschieben. Verzögerungen jüngerer EU-Vorhaben zeigen die Empfindlichkeit des Zeitpfades gegenüber externen Faktoren

Mitigation: **Brownfield-Präferenz** (vorhandene Reinräume/Medien), **frühe Behörden-Roadmap** (Scoping-Workshop, verbindlicher Terminplan), **Parallelisierung** (Bau/Tool-Bestellungen/PDK-Arbeit laufen überlappend), **kritische Pfade mit Puffer** ($\pm 6\text{--}9$ Monate in Phasen 1–3) und **Contracting mit LDs** (Lieferverzugs Klauseln).

Equipment-Lead-Times und Tool-Klassen:

Risiko: Lange Vorlaufzeiten insbesondere bei Litho/Deposition/Metallisierung; Backlogs erhöhen Termin- und Kostenrisiken.

Mitigation: **Frühbestellungen** in Phase 0/1, **Mehrquellenstrategie** innerhalb definierter „**zertifizierter Tool-Familien**“ (identische oder qualitätsgleich auditierte Modellreihen), **Refurbished nur „family-konform“**, qualifiziert über definierte Prozessfenster; **Sicherheitslager** für kritische Ersatzteile.

Marktnachfrage- und Zykliskrisiko:

Risiko: Konjunkturzyklen (v. a. Auto/Industrie) und Projektverschiebungen können Auslastung und Cashflows drücken; der ECA mahnt insgesamt realistische Erwartungssteuerung der EU-Ziele an. [Competition Policy](#)

Mitigation: **Nachfrageanker** (mehrjährige LTAs/Take-or-Pay in KRITIS/Automotive/Aerospace), **Portfolio-Mix** (130 nm Anlaufprodukte $\rightarrow$ 65 nm/Co-Packaging), **MPW-Programme** zur Grundlast, **Spezialisierungs-Archetypen** je Klon-Fab (ASIL, RF/Mixed-Signal, BCD, Space; vgl. ES) sowie **Pricing-Modell „Trusted-Premium“**.

Energie-/Medien- und Standortkosten:

Risiko: Strom-, Gas-, Wasser- und Chemiekosten variieren stark standortabhängig; Volatilität kann OPEX-Bandbreiten sprengen.

Mitigation: **PPAs/Lastmanagement**, **Wasser-/UPW-Recycling** (30–50 %), **Abwärmenutzung**, **vorausschauende Instandhaltung** (MTBF $\uparrow$, Downtime $\downarrow$), **modulare Automatisierung** und **Strom-/Wasser-Redundanzen** im Facility-Design.

Fachkräfte- und Kompetenzrisiko:

Risiko: Engpässe bei Technikern/Engineers, Wettbewerb um Talente in EU-Clustern. Europäische Programme weisen auf substanziellen Bedarf hin. [SEMI+1](#)

Mitigation: **RefFab-Academy** (duale Programme, Umschulungen, E-Learning),

Kooperation mit ECSA/Chips Skills Academy, Visa-/Mobilitätskorridore in der EU, **frühe Bindung** (Stipendien/Praktika) und **Standard-Curricula** (PDK/Packaging-Trainings) für Netzwerkpartner. [European Chips Skills Academy](#)

Cyber-, Supply-Chain- und OT-Sicherheitsrisiko:

Risiko: Zunehmende Angriffe auf Lieferketten, industrielle Steuerungen und Firmware gefährden Integrität/Verfügbarkeit; ENISA hebt OT/Supply-Chain als wachsende Bedrohungslage hervor. [Strategic Energy Europe](#)

Mitigation: „**Security-by-Design**“ (Zero-Trust-Netz, Härtung MES/Tool-SPS), **SBOM/Traceability** bis auf Lot-/Tool-Ebene, **Threat-Intel-Sharing** im Netzwerk (vorwettbewerblich), **regelmäßige Red-Team-Tests** und **Audit-Pfad** als Teil des Trusted-Labels.

Exportkontroll-/FDI-/Rechtsrisiko:

Risiko: Drittstaatenbeteiligungen, Komponenten-/Wissensexporte sowie sich ändernde Sanktionsregimes können Liefer- und Governance-Strukturen beeinflussen. [Wolters Kluwer Legal Blogs](#)

Mitigation: **FDI-Screening-Policy** (Minderheitsgrenzen, Golden-Share), **Exportkontroll-Compliance** (Dual-Use-Prüfungen, End-Use-Kontrollen), **EU-basierte Cloud/IT-Souveränität** und **Vertragsklauseln** zu Standort- und IP-Bindung.

Beihilfe- und Governance-Non-Compliance

Risiko: Fehlende Tranchierung/Transparenz gefährdet Förderfähigkeit; das Chips-Act-Regime fordert klare Nachweislogik (FOAK/Resilienz). [EUR-Lex](#)

Mitigation: **Tranchierte Finanzierung** (Bau/MPW-Start/65-nm-Release/Packaging-Pilot), **KPIs** (Audit-Score, Yield-Meilensteine, Open-PDK-Releases), **Comply-to-Connect** als Teilnahmebedingung und **Revisionsrechte** für Fördermittelgeber.

Kartell- und Informationsaustauschrisiko im Netzwerk:

Risiko: Unzulässiger Austausch (Preise, kundenscharfe Kapazitäten, Bietstrategien) gefährdet Kooperationen. Die Horizontal-Leitlinien definieren für Joint Purchasing/Standardisierung enge Grenzen.

Mitigation: „**Pre-competitive only**“ (Open-PDK, MPW-Flows, Qualifikationsdaten in Aggregation/Verzug), **Clean-Team/Firewall-Setups**, **Standardisierungsgremien** unter unabhängiger Trägerschaft (Blueprint-Stiftung) und **Schulung** aller Partner.

Umwelt-/Nachhaltigkeits- und Akzeptanzrisiko:

Risiko: Eingriffe in Wasser-/Energiehaushalt, Chemikalienlogistik und Flächenverbrauch treffen auf hohe gesellschaftliche Sensitivität.

Mitigation: **Transparenz-KPIs** (Wasser-/Energie-Intensität, Recyclingquote), **Best-Available-Tech** (Abgas-/Abwasserbehandlung), **Environmental-by-Design** im Layout sowie **frühzeitige Bürger-/Stakeholder-Dialoge**.

Reputations-/Kommunikationsrisiko:

Risiko: Intransparenz bei Kosten/Timeline, Fehlinterpretationen des Offenheitsgrads oder Vorwürfe der „Industriesubvention ohne Gegenwert“ können politischen Rückhalt

schwächen.

Mitigation: Strategische Kommunikationslinie über alle Phasen: *Quartals-Meilensteine*, **Öffentliches Dashboard** (Trust-KPIs, PDK-Releases, MPW-Slots), **Show-&Tell** (Open-Days, Test-Chip-Demos), **Crisis-Comms-Playbook**; **Leuchtturm-Ereignisse** (z. B. erstes „Trusted-Label“ für ein KRITIS-Bauteil).

Querschnitt: „Comply-to-Connect“ als Risikoreduzierer

Alle Klon-Fabs akzeptieren verbindliche **Baseline-Standards** (Audit-Zugriff, Tool-Familien-Compliance, Security, Datenklassifikation) und können **freiwillig** in zusätzliche Kooperationsmodule (z. B. Rahmenbeschaffung, gemeinsame Qualifikationsläufe) **opt-in – ohne** Austausch kommerziell sensibler Daten. Damit wird Skalierung ermöglicht, **kartellrechtskonform** abgesichert und die **Trusted-Label-Güte** stabilisiert.

Internationaler Kontext

Die gläserne Referenz-Fab ist als **europäische Infrastruktur** konzipiert und bleibt **standort-agnostisch**. Hinweise auf bestehende Ökosysteme (z. B. Schweiz, Spanien, Irland) dienen ausschließlich der **Einordnung**, nicht als Länder-Ranking. Entscheidend ist der **übertragbare Blueprint** (Tool-Familien, Open-PDK, Packaging-First, Comply-to-Connect), der an unterschiedlichen europäischen Standorten—und in Kooperation mit Partnerstaaten—**repliziert** werden kann.

Standortentscheidungen erfolgen **projektbezogen in Phase 0** nach einem transparenten Kriterienkatalog (Brownfield-Eignung, Energie/Medien-Infrastruktur, Skills/Academy, FDI/Beihilfe-Rahmen, Sicherheits- und Audit-Auflagen, Packaging-Komplementärangebote). Damit bleibt das Konzept **politisch anschlussfähig**, **rechtssicher** und **skalierbar**—ohne implizite Vorranglisten.

Fazit und Ausblick

Die gläserne Referenz-Fab vereint Transparenz, Serienreife und Replizierbarkeit zu einem europäischen Infrastruktur-Baustein: **130 → 65 nm ohne EUV, Packaging-First ab Tag 1, offenes PDK und ein Comply-to-Connect-Regelwerk**. Das Konzept ergänzt Leading-Edge-Initiativen, statt mit ihnen zu konkurrieren, und adressiert zwei Kernbedarfe zugleich: **zusätzliche, vertrauenswürdige Fertigungskapazitäten** und **ein replizierbares Modell**, das Standorte in Europa befähigt, schnell und rechtssicher zu skalieren.

Ökonomisch entsteht ein **Hebeleffekt mit moderaten CAPEX-Korridoren** (gegenüber <5-nm-Megaprojekten), stabilisiert durch **Trusted-Premium** (auditierbare Herkunft, Langzeitverfügbarkeit, Qualitäts-KPIs) und **Advanced-Packaging-Erlöse** (RDL/Fan-Out, Interposer/2.5D, Chipllets/UCle). Netzwerkvorteile werden **freiwillig und EU-rechtskonform** realisiert (Open-PDKs, gemeinsame MPWs/Qualifikationsläufe, Standardisierung, Einkaufs-/Daten-Firewalls), gesteuert über eine **Blueprint-/Stiftungs-Governance**. **Die Standortfrage wird bewusst neutral gehalten**: belastbare Bewertungen

erfolgen erst **in Phase 0** auf Basis **transparenter Kriterien**, statt pauschaler **Länder-Rankings**.

Politisch erfordert die Referenz-Fab **staatliches Infrastruktur-Commitment**: als öffentlich verantwortete, europäisch eingebettete Anlage mit **Public-Trust-Mandat**, **Audit-/Security-Auflagen** und **tranchierter Finanzierung** (FOAK/Chips-Act/IPCEI + private Mittel). Dadurch werden Risiko, Zeit und Mittel an **Meilensteine** gebunden (Bau/Tool-IQ/OQ, Open-PDK & MPW-Start, Audit-Go-Live, 65-nm-Release) – realistisch im **Zeitfenster bis 2030/31 (SOP 130 nm) und 2031–33 (65 nm-Qualifikation)** und mit expliziten Puffern.

Empfehlung (Startsignal):

1. **Task-Force „Open Reference Fab“** (EU-Kommission, Mitgliedstaaten, Industrie, F&E) einsetzen; Mandat: Governance-Charter (Comply-to-Connect, Tool-Familien-Policy, Security/Audit) binnen 90 Tagen verabschieden.
2. **Phase-0 starten (9–15 Monate)**: Brownfield-Screening, CAPEX/OPEX-Bottom-up, Packaging-Scope, Energie/Medien-PPAs, Personal-/Academy-Plan, Rechts-/Beihilfe-Pfad.
3. **Open-PDK Seed & MPW-Fahrplan** veröffentlichen (130 nm Baseline, 65 nm-Roadmap) inkl. **Kommunikationslinie**: regelmäßige, auditierte Offenlegungen von Prozess-/Qualitäts-KPIs.
4. **Nachfrageanker sichern**: LTAs (inkl. Take-or-Pay), KRITIS-Priorisierung, Resilienz-Retainer für Automotive-Safety, Aerospace/Space-Grade, Energie/ÖPNV.
5. **Tranchierung fixieren**: Tranche 1 Bau+Grund-Tools+MPW-Start (~40 %), Tranche 2 65-nm-Ramp/Tool-Upgrades (~35 %), Tranche 3 Packaging-Pilot/Co-Packaging (~25 %).

Schlussbild: Die gläserne Referenz-Fab ist kein Allheilmittel – aber ein **skalierbarer Kernbaustein** einer europäischen Halbleiterstrategie: Sie katalysiert Investitionen, schließt Wertschöpfungslücken, bindet Talente, stärkt Sicherheit und Vertrauen. Mit klarem staatlichem Auftrag, rechtskonformer Kooperation und intelligenter Nachfragepolitik entsteht ein **replizierbares, dauerhaft wettbewerbsfähiges Fertigungsökosystem ohne Dauerförderung**. Europa sendet damit eine deutliche Botschaft: **Wir übernehmen Verantwortung für unsere technologische Zukunft – transparent, kooperativ, entschlossen.**